

機械電子式計算方式について

昭和29年1月29日

東京大学理学部物理学教室

高橋 秀 俊

後藤 英 一

山田 博

(1)

§1. 量子電位蓄電器記憶装置

蓄電器に蓄えられた電荷は短時間にはほとんど変わらないから、短時間なら *Information* (情報) を蓄えることが出来ることは明かである。しかし長時間放置すると電荷が遺漏して、情報は失われてしまう。これを防止するには蓄電器の充電々位を離散的準位に量子化し、*Information* が失われる前に適当な装置で蓄電器の電位を基準の量子的準位に還元する拵にすればよい。今後この様に蓄電器の充電々位を基準量子準位に戻す機能を持つ機械を量子化機 *Quantizer* と呼ぶことにする。

量子化機 *Q* は一個の蓄電器に一個ずつ附屋させる必要はない。これは若し適当な切換機 (*Scanning Device*) があるならば、一台の量子化機を順次に切変えて使用して数多くの蓄電器の電位を量子化出来るからである。*Information* を失うことなく蓄電器を放置し得る時間を T 、量子化機 *Q* と切換機 *S* の一記憶素子当りの所要動作時間を t とすれば一個の量子化機 *Q* で、最大 $N = T/t$ 個の蓄電器を取扱えることとなる。

この様な機能を持つ切換機には原理的に電子的なものと機械的なものが考え得るのである。

上記の観点からは *Williams Memory Tube* は電子的な蓄電器記憶装置とも言える。

通常の *Flip Flop* は分布容量が蓄電器であるのではなく、各蓄電器に一個ずつの量子化機 *Q* が附屋しているとも見なし得る。又 *Whirl Wind Tube* は無数に多くの *Q* を持つと考えるとよい。

しかるにこれらはいずれも純電子的であつて上記の第二の可能性即ち、機械的に駆動される電気接点切換機を利用する量子電位蓄電器記憶装置についての記述は未だない様である。

取つてこの新記憶方式とそれの計算機への応用につき、ここに考究して見たい。

(2)

5.2. 計算機の Gate について

情報量 (計算機では数値及び命令) の流れを制御する機構をすべて Gate と呼ぶことにすると計算機の Gate は次の二種類に大別出来る。

即ち一つは制御をする量も又情報である様な Gate でこの種の Gate を便宜上情報的 Gate と呼ぶことにしよう。他の一つは個々の計算機に特有な順序、系統に関する Gate であつて定常 Gate と呼ぶことにする。

定常 Gate は又多くの場合周期的であり計算機内の情報 (数値及び命令) の取る値に無関係に動作するのである。

計算機の記憶装置に大切なのは記憶素子よりもむしろ記憶位置の指定法であつて、計算機に定常 Gate、特に周期 Gate が好んで利用されるのはこの記憶位置の指定を時間選択で行うと機械が著しく簡易化されるからであらう。例えば Magnetic Drum の Head や水銀遅延回路、Williams Memory の再生装置は明かに上記の意味での定常 (周期) Gate になっている。

機械的機構に依つて電磁気的情報量を制御する Gate は純電子的 Gate に比し慣性が大きい為一般に動作は緩慢であるが次の事実は注意さるべきであらう。機械的電磁情報 Gate は現在通常継電器類の形で実現せられているが、その動作は極めて遅く 10ms より早く確実に動作するものは少い。一方機械的な電磁周期 Gate は力学的定常運動を利用出来るので、慣性の影響は比較的少くなり、相当動作時間の早いものが実用化されている。

例えば週転と言う力学的定常運動を利用する Magnetic Drum では数字周期 (Digit Cycle) が 100KC ($10\mu\text{s}$) 程度のものはざらであるし電動機の整流子も Gate と見ると 20 枚では $30,000\text{r.p.m.}$ の電動機なら Gate の動作時間 $100\mu\text{s}$ より小さいと見なしてよい。

上述の経験的事実から「機械的電磁 Gate を用いる計算機の演算

(3)

速度を早めるには成るべく定常 (周期) Gate を利用するとよい」という原則が得られる。

次に機械的電気接点が電子的接点に比して抵抗及び電位誤差が著しく少いと言う利点を持つことも注意されなくてはならない。この利点を生かすと接点で制御する電気的情報量により多くの計量的性格を持たせることが考えられる。近年直流増巾機に機械的接点が實用されるのはこの特長を利用していると言つて良いと思われる。この点については直流分再生 (D. C. rectore) の項に更に詳しく述べるであらう。

電子計算機の窮極の速度は電子的 Gate に依つて達成せられるものと思われる。従つて機械的機構の電気 Gate は計算機の構造を簡易化し経費を節減するか、或いは純電子的計算機よりも信頼度の高い計算機を得ることが主目的であると見られる。しかし計算機の信頼度を論ずるには完成された機械の長期運転から得られる統計的数値が必要で現在これを論ずることは残念ながら不可能である。依つてここでは構造の簡易化のみを目標にすることにする。

5.3. 記憶装置の構成とその特徴及び直列伝送法

この節では前の節に述べた機械的電気接点の原理的特徴をなるべく特長として生かす様に心掛けて、蓄電器記憶装置の具体的な構成を試み直列伝送法について述べ又蓄電器記憶の特徴についても考えて見たい。

5.1 に述べた記憶内容を再生する量子化機 Q は動作時間の相当早いものが作り得る見込であるから Q の数を節約するには (5.1 の N を大ならしめるには) 切換機 S の切換速度は早い方がよい。又この切換は定常接点 (Gate) で行い得る性質のものであるから第 1 図の 4) の様に周期接点を利用するのが良いと思われる。

今後の説明に現われる切換機は電話の Line Switch の様なものと思えばよい。第 1 図の 4) で Q は W の回転に伴い、順次に記憶素子である蓄電器 C に接続され C の放置された時間中に生じた電位の

(4) 誤差は修正されQの基準量子電位が再生されるのである。記憶素子Cについて情報量が二進法的に表示されているならばQはたゞ一個の通常のFlip Flopでよい。又Qに多進法例えば10進法的に0, 10, 20, ..., 90 voltの10準位を持たせることも可能である。

多くの量子水準を持つ情報量の計量的性質を利用した多(10)進法の加減算機の例が後に示されるがこれらの多水準の場合には機械的接点の低抵抗が電位誤差がないと言う特徴は極めて重要な役割を演じていると言ってよい。

第1図の4)に別示された量子化機Qの用法ではQは一個の記憶器 B_n に専用されているが蓄電器Cの絶縁が相当によく又 Wiper と接地間の分布容量が小さければCの放置可能時間TはQの一周期時間より相当長い。この様な場合にはQを何個もの記憶器Bに共用出来る。

蓄電器Cに0.1 μF 程度のもを換い。10量子水準(10進法)とすると一量子化機で約1000個の蓄電器を取扱えると思われ、又量子化機の動作に必要な時間は500 μs 位になると思われる。

Qを共用するには第2図の1)の様に回転切換継電器RSIを利用すればよい。しかし1)ではRSIの切換わる時間中はQが遊んでしまつて損であるから第2図の2)が考えられる。

RSはコイルに電流が流れると進みその動作時間はBの定常回転切換機の半回転の時間中、QはAに接続される。かくてAに量子化を必要とする蓄電器群を接続すればQはすべての時間中、利用されていることになる。図では別個の記憶器群がRS2を亘じて接続されている。第2図の2)のRSI, RS2は共に定常接点であるから B_n を駆動する電動機と適当な機構で定常的に駆動することも出来るが機械的な機構は説明に不便なので継電器を利用することにしている。

上例で示された様に動作の早い周期接点とく上例では o e) 動作緩慢な継電器接点とを組合せて継電器の欠点を補う方法は後節

にも見られるであろう。

量子化機と切換機を上述べた様に候うと各記憶器の端子には各記憶素子に記憶されている電圧がWの回転に伴い順次に現われるから計算機中の語(word)の各桁の数字(何進法でもよい)を表示する電圧を桁順にCに記憶させておくと記憶器Bの出力電圧は語(数値及び命令)を直列的(Serial)に表示する。この際、語の長さ(数値及び命令)を直列的に表示する。この際、語の長さと定常切換機の接点数を一致させるのが最も自然と思われる。この様にすると一記憶器は丁度一語となる。

第3図は記憶器 B_m の一語を B_n へ直列的に伝送する方法を示したもので、この伝送操作は計算機の最も基本的な演算の一つである。

第4表の2)のTの性質は第5図に示されている様に B_m B_n の接点の開閉に多少でも時間的にずれのある場合には大切で、この性質がないと伝送量は何になるか分らない。伝送装置に高速Gate \ominus が必要なのはこれと同様に基くものであつて、 T を勝手な位置で外すと不都合が生ずるからである。この高速Gateは後に同期接点と継電器の組合せに依つても作り得ることが示されるが、こゝでは T に耐屈した電子的Gateであると思つてもよい。伝送装置がこの様な要求を満足すると B_m B_n の周期切換接点に対する要求が著しく緩和されることは第5図からも分るのであろう。

伝送操作は連続的に行われることもあるので正確を期する為には全記憶器を定常的に循環する量子化機QC以外に第3図のMの位置に別のQを入れることが望ましい。QCは伝送操作に無関係に循環しているので、伝送が行われる時丁度Nの位置にQCが入り得るので演算(こゝでは伝送)に妨害を考えない様に第4表の5)が要求される。又QとQCが一語に第3図のMの位置に入り得るので4)が又そもそもMにQを入れ得る為には3)が要求される。これらのQに対する要請はWilliams Memoryの様に再生期と動作期を分離すれば不必要になるが、再生と他の動作を時間的には同時に機能的には独立に行い得る点は蓄電器記憶の一つの特徴であつて、これを生か

(6)

して速度を落さない様に二期に分離はしないのである。これ等のQに対する一見厄介な要請は実は通常の電子管回路を利用したQでは自然に満足されている様に思われる。

この様に量子化は演算に妨害を与えずに独立に定常的に行われるものとして、今後は一般の記憶素(演算に直接関係していなもの)の量子化機構についての記述は省略する。

こゝまでに述べて来た様な蓄電器記憶装置の大きな特徴はどの記憶素子Cの記憶内容をも常に同時に使用出来ることである。或いは記憶装置全体がStatic Register だとも言える。若し逆に蓄電器群に力学的定常運動をさせたのではこの様なことは著しく困難になるであろう。演算(伝送をも勿論含む)方式には簡易化の為に直列方式を用いたとしても語の入っている記憶器それ自身としては並列的と見られるのである。この特徴は演算及び再生を同時、且つ独立に行い得る点にも現われている。

他の記憶装置の例と比較するとこの特徴は一層明瞭となるであろう。Williams Memory では一度に取り出し得る情報のbit数は電子銃の総数までであってそれ以上が必要ならば直列的表示を(取れるものは)取るか或いは補助の記憶装置(Static Register 等)を用いなくてはならない。又Williams Memory では或る瞬間は必ず電子銃を再生の為に使わなくてはならなかったのである。

§4. 直列伝送法の応用

前節の直列式の伝送装置と同期接点間の配線を利用すると、語の合群、合成、平行移動等が簡単に出来る。

定常回転切換機の接点数いくつでもよいが説明の便宜上カ1回とも合わせて6接点即ち一語6字として説明する。語の平行移動は計算機の主要な演算の一つで、カ6回は B_m の内容を右又は左に一平行移動して B_n へ伝送する方法を示している。S1とS3は共通でも良いが便宜上分けてある。S1とS2或いはS3とS4間の斜めの配線に依ってL, R には B_m の語が一字(digit)ずれて

(7)

直列的(Serial)に現われる。これ等のいずれかを B_n に入れるには伝送装置を接続すればよい。平行移動するので l, n は飛びだしてしまふし、 l, n に何を入れるべきかは数値の表示法と演算規則に依って定まる。平行移動する字数はSの間の斜配線の移動数に依って任意に取り得ることは因からも直ちに分るのである。

第7回は6字の語を2字と4字に分解し、又その逆に合成する方法を示す。語の合成分解は一語を幾つかの短語(Short Word)に分けて使う場合や小数点移動式の数値表示方法で指数部分(Power Index Part)と数値部分(Number Part)とで別個に演算を行う場合等に必要になる。

第8回の1)は1字ずつ語を右に移動することをn語時間連続して行ってS1の語をn字右に移動する方法を示し2)は同様に左にn字ずらす方法である。IS1はS1の語が時間的にS1とは逆に現われる様に配線されている。カ6, 7回の1 word Gateは余り本質点ではなく、実は何語通してもよかつたのであるが、このカ8回では正確にn語(word)だけ通す必要がある。カ9回は二つの6字語を合併した12字の長語をn字右に平行移動する方法の二つの基本的形式を示すものである。左に移動するにはS1, S1'がIS1, IS1' だとすればよい。この例からも分る様に蓄電器記憶では語長を伸縮することが比較的簡単に出来る。

カ10回は蓄電器記憶と直列伝送法とを継電器計算機の補助記憶装置に利用する方法の原理を示す。並列的情報量を持つ継電器接点の群R1はS1に接続されこゝで直列表示に変換されRT1に依って任意の記憶素 B_n に送られる。 B_n の記憶素子C中で情報量は2進法的に表示されている。又 B_n の内容はRT2を通じてS2又はS2'に送られて並列表示に変換されて継電器コイルに送られる。S2, S2'は電力増巾の二つの形式を示す。S2'では一つのコイルに一極ずつ真空管が附いているがS2では電力増巾層が一個だがこれは相当大電流が取れる必要があり、或は回路を多少変更してサイラトロン等を利用した方がよいかも知れない。

(10)

現出される。第 11 図の加減算装置では Acc に出来た答を再び Acc* に入れると言う二重の操作をしており、Adder Subtractor の持つべき機能は未だ相当に複雑と言わざるを得ない。この二つの点を改良した加減算装置の例が第 13 図に示されている。加減算の切替は図中に A, S と書かれた Switch で行われ、減算では Acc, Acc* が共に加算の時とは逆向きに接続される様に出来ている。演算が正しく行われることは、加算は 14 図に又減算は 13 図に示されている。13 図の加減算装置を従って通常の意味の Accumulator (積算器) を構成するには二つの方法が考えられる。一つは 11 図の様に Acc* の内容を Acc に入れる方法であり、他の一つは加減算を一回行う毎に Acc と Acc* とを交換して戻す方法である。両者の得失は計算機の命令体系と制御機構と独立には論じ得ないが (3 address Code では Acc のない場合もある) 後者には Acc の前の内容が計算機中に残っているという特徴がある。13 図の加減算装置では電圧の計量的加算は同期機械接点と蓄電器を利用して行われており、真空管を使う \boxed{T} \boxed{C} の機能は 11 図の Adder Subtractor に比すれば著しく簡単になっている。第 13 図の加減算装置を見ると 10 進法に固有なのは、貸借装置 \boxed{C} の出力電圧が $\pm 50 \text{ volt}$ である点だけである。これを $\pm 40 \text{ volt}$ とし分圧器は $1/8$ としして貸借の電圧は天振り $\pm 5 \text{ volt}$ のまゝになる様にすれば他に何の変更もなしで、そのまゝ 8 進法の計算機になる。量子化機が 16 量子水準持つものとするれば、同様にして 16 進法にも、そのまゝ戻えることとなる。これは数字が計量的に表示されているから出来るのであって、Switch 1 つの切替えで基本演算方式が何進法にでも変る計算機が作れる見込みが充分にある。

§.6 10進法中速乗除算の可能性

前節までに 10 (多)進法で表示された数の加減法と平行移動 (Shift) 法を述べた。タイガー計算器と全く同様な方法で乗除算を行うには上の三演算を組合わせれば出来る。この乗除算方法を低

(11)

速乗除算と呼ぶことにする。この低速乗除算はむしろ演算の逐次制御法に屈し、こゝでは述べないことにする。又完全に並列的な乗除算機を附加して乗除算を行う高速乗除算も可能ではあるがこれもこゝでは考えないことにする。こゝにその可能性について述べる方法は、この両者の中間と考えられるので中速乗除算と呼ぶことにする。第 16 図はその原理を示すものであって、その動作は 11 図の加減算装置と大差はない。16 図の $\boxed{\text{Multiplier}}$ は要するに乗算の九九を行うのであって中速乗算は人間の筆算とは全く同様な計算法と言つてもよい。この方法は、タイガー計算機と同じ乗算法即ち低速乗算法と比較して平均約 5 倍の乗算速度を持つのである。中速除算も人間と同じ割算の方法を機械に自動的に行わせようと言うのであって上 2 桁か 3 桁の除算を計量的か或いは数字的に急速に行わせて次に何が立つかを早く見てこの数に除数を 16 図の $\boxed{\text{Multiplier}}$ で乗じ剰余から引算することを繰返すのがその原理である。これ等の中速乗除算には入出力共に量子化された計量的電圧でしかも相当早く確実に動作する乗算機 $\boxed{\text{Multiplier}}$ が必要でこの様な電子管回路を得ることが先決問題である。

§7 計算機の制御方式

前節までに蓄電器記憶を利用する計算機の算術四則演算法の概要を述べたが自動逐次計算機で最も大切なのは、その制御の方法にある。しかし蓄電器記憶装置と機械同期接点の特質を生かす様な制御方式の成案は未だ残念ながら得られておらず、これは今後の研究課題である。こゝでは唯、その際留意すべき点を列記するに止める。

1) Order System をよく研究すること。

自動逐次計算で最も特色を發揮するのは、この Order System で、Order System や Coding が悪いと同じ算術四則演算速度の計算機でも総合演算速度には著しい相違が生ずる。如何なる論理演算でも原理的に可能な General Purpose 計算機にはなつていても、Order System が悪いと時間がかゝり過ぎて実用的でなくなること

(12)

がある。

2) 大部分の Order は待ち合せが可能であること。

計算機を数値計算に利用する場合には次の order (命令) が何になるか分らない様な order は経験上極めて少い。(EDSACではE, G Order 以外は次に行く命令は確定している) これは大部分の Order が待ち合せ可能であることを示す。

3) 継電器を制御に利用し得ること。

算術的演算を前節まで述べた様に同期接点を利用して直列式に行うものとする。大体語の時間には継電器で制御出来る位の時間になる。

継電器を使っても制御の時間は零にし得る可能性があること。

Order の待ち合せが出来ることとカノ図に示した様に継電器接点の遅れを同期接点で補う方法を利用すると算術演算の間で制御継電器の切換わるのを待つ時間は零にすることも可能と思われる。例えば制御用の継電器群を二組置き、I組は現在実行中の演算回路に同期 Gate (例えば \square) で接続し、II組は次の Order を実行する様に動かして待機させるのである。

但し、継電器群は同期 Gate \square の一語時間中には確実に動作するものとする。次の語では、II組に接続された別の同期 Gate (例えば \square) で次の命令が実行されると言った仕組みにすればよいのである。この様に二組の制御継電器群を持つ様な計算機では次の様な面白い使い方が出来る様な設計が出来るかも知れない。

a) 二組の継電器群 I, II を使って演算を休みなく行う。

b) 一組の継電器群に故障がある時にはそれを修理に出し、無事な一組だけで半分の速度で計算する (三組 I, II, III あればもっとよいことは勿論である。)

c) 継電器群は二組使うが各組に独立に別々の計算を一組の算術装置を交互に \square \square で切換えて行う。即ち速度半分の計算機が二台あるのと同じことになる。

5) Order を記憶器に記憶させること。

蓄電器記憶では記憶素子 (Parallel) 或いは記憶器 (Serial)

(13)

に継電器接点を接続しさえすれば、何組でも語は自由に独立に入れ出来る。従って数値と共通の記憶装置に Order を記憶させても Order の待ち合せには困らない。(C. R. T. Memory では Order と Number に同じ記憶装置を使うと窮極の速度に於ては、Order の待ち合せは困難になる。Magnetic Drum や Delay Line Memory ではこのような原理的困難はない) 蓄電器記憶装置では多数の算術装置で同時に演算を行うことは原理的には可能である。

6) Subroutine を Rotary Selector に記憶させること。

Order を記憶器に 10 (多) 進法で記憶させたとき Subroutine を Rotary Selector に記憶させると、2進法に比して一接点当り $3.3 - 1 = 2.3 \text{ bit}$ 情報量を得ることとなる。即ち Rotary Selector の接点数は $1/3.3$ でよいことになる。

7) 低速乗除算及び小数点移動式の算術法は制御法の問題である。

附 記

直流分再生について

本文に述べた演算装置には直流増幅器が必要であるが、一般に直流増幅器の欠点は零点の移動するにある。一方、機械的電気接点には零点の移動が殆どないと言う大きな特徴があった。この点を利用すると交流増幅器と直流分再生で殆んど零点移動のない直流増幅器が作り得る。その原理がカノ図に示されている。定常回線切換機の一接点を接地し、その時、出力も 0 volt になる様に負帰還をするのがその原理である。この直流分再生は計算機の僅かな時間を使用するに過ぎない。この様に自分で自分の誤差を修正出来るのは大型計算機の大きな特徴と思われる。

伝送装置と量子化機の例

第 18 図と第 19 図は伝送装置と量子化機の一例である。