

⑫ 特 許 公 報 (B 2)

平4-62474

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公告 平成4年(1992)10月6日

H 01 L 43/02

Z

7342-4M

発明の数 1 (全8頁)

⑮ 発明の名称 磁電変換素子

⑯ 特 願 昭60-99395

⑰ 公 開 昭61-256776

⑱ 出 願 昭60(1985)5月10日

⑲ 昭61(1986)11月14日

⑳ 発 明 者 梶 野 隆 静岡県富士市鮫島2番地の1 旭化成工業株式会社内

㉑ 発 明 者 柴 崎 一 郎 静岡県富士市鮫島2番地の1 旭化成工業株式会社内

㉒ 出 願 人 旭化成工業株式会社 大阪府大阪市北区堂島浜1丁目2番6号

㉓ 代 理 人 弁理士 谷 義 一

審 査 官 関 口 鶴 彦

㉔ 参 考 文 献 特開 昭58-153384 (JP, A)

1

2

㉕ 特許請求の範囲

1 表面に厚さ $30\mu m$ 以下の有機物絶縁層を有する基板上に厚さ $0.1\sim 10\mu m$ 、電子移動度が $2000\sim 80000\text{cm}^2/\text{V}\cdot\text{sec}$ のⅢ-V族化合物半導体膜が形成され、該半導体膜上の所要の部分にCu層が形成されその上にNi層が形成され、該Ni層の上にAu層が形成されて電極が構成され、さらに該電極上に金線の一端が直接接続されていることを特徴とする磁電変換素子。

発明の詳細な説明

〔産業上の利用分野〕

本発明はホール素子、磁気抵抗効果素子など磁界ないし磁束を電気信号に変換する磁電変換素子に関するものである。

〔従来の技術〕

従来、Ⅲ-V族化合物半導体を用いた磁電変換素子の電極構造は半導体層にオーミックコンタクト層を形成後、蒸着法等によりAu、Al等のワイヤーボンディング性の良好な金属層を形成し、これを $300\sim 400^\circ\text{C}$ 付近に加熱して圧着もしくは超音波と圧着の並用によりAu、Al等の細線を接続する方法が用いられている。しかるに、表面に有機物絶縁層を有する基板上に形成された化合物半導体膜上にこの方法を適用しようとすると、つぎのような2つの問題を生じる。

その第一は、ボンディング時に温度を十分に上

げられないことである。通常行われているように電極部の温度を $300\sim 400^\circ\text{C}$ に上げると、ボンディング時に有機物絶縁層と半導体膜との間での剥離が生ずる。この原因は、絶縁層と化合物半導体層とは熱膨張率が異なるため、電極部の温度を上昇させると絶縁層と半導体膜との界面に熱応力が集中することにあると推定される。

第2は、有機物絶縁層がやわらかく、Siなどの結晶にくらべて、超音波の圧着がむずかしいことである。このため、通常行われているような大きな超音波パワーを印加すると、絶縁層と半導体膜との間で剥離を生じてしまう。

〔発明が解決しようとする問題点〕

そこで、本発明の目的は、絶縁性の基板、すなわち基板自体が絶縁材もしくは表面に絶縁層を有する基板上に形成された厚さ $0.1\sim 10\mu m$ の化合物半導体薄膜に低温で低いエネルギーの超音波で高収率かつ強固で高信頼性のワイヤーボンディングを可能にし、ワイヤーボンディングの収率を大幅に改善し、磁電変換素子の信頼性を飛躍的に増大するとともに、工業的に量産性の極めて大なる磁電変換素子を提供することにある。

〔問題点を解決するための手段〕

本発明者らは、上述の如き従来技術の欠点を除くため広汎な電極構造と材質についての検討を行った結果、オーミック電極であるCu層の上に、

Niの層を介在させ、更にその上部にAuのボンディング層を形成する三層の構造とし、Cu、Niの層をそれぞれ $0.5\mu\text{m}$ 以上、好ましくは、それぞれ $1.0\mu\text{m}$ 以上厚くつけることにより、下部の有機物絶縁層の弾力又はへこみをおさえることによるワイヤーボンディング時の超音波印加を効率化し得ることを見出し、信頼性の大なる、強固なワイヤーボンディング電極を有する磁電変換素子を製作し、本発明を完成した。

すなわち、本発明は、表面に厚さ $30\mu\text{m}$ 以下の有機物絶縁層を有する基板上に厚さ $0.1\sim 10\mu\text{m}$ 、電子移動度が $2000\sim 80000\text{cm}^2/\text{V}\cdot\text{sec}$ のⅢ-V族化合物半導体膜が形成され、半導体膜上の所要の部分にCu層が形成されその上にNi層が形成され、Ni層の上にAu層が形成されて電極が構成されたことを特徴とする。

〔作 用〕

本発明によれば、表面に有機物絶縁層を有する基板上に厚さが $0.1\sim 10\mu\text{m}$ 、電子濃度が $5\times 10^{15}\sim 5\times 10^{18}\text{cm}^{-3}$ の範囲内にあり、室温で電子移動度が、 $2000\sim 80000\text{cm}^2/\text{V}\cdot\text{sec}$ のⅢ-V族の高移動度化合物半導体膜が形成され、その半導体膜上の所要の部分に電極が形成されるが、その電極は半導体層の上にCu層が形成され、その上にNi層が形成され、その上にAu層が形成されてなる。

〔実施例〕

本発明の磁電変換素子の1つであるホール素子の1例を第1図に示す。第1図において、ホール素子の基板12上に有機物絶縁層13が形成され、該層上に化合物半導体薄膜から成るホール素子が形成されている。即ち、感磁部を構成する高電子移動度の半導体膜14が基板11上に形成され、半導体膜14の所要の部分にワイヤーボンディング用電極15が形成されている。この電極15は半導体膜14とオーミック接触するCu層16、このCu層16上のNi層17、更にその上のAu層18の3層から成る。電極間の中央部の半導体膜14はホール素子感磁部19を形成する。この感磁部19を覆ってシリコン樹脂41を付着する。このようなワイヤーボンディング電極を有する本発明の磁電変換素子においては、電極15はAu、Al、Al-Si合金等の細線21でリードフレーム22にワイヤーボンディングによつて接続される。基板12は接着樹脂層50を介してリ

ードフレーム22に接着される。更に、リードフレーム22の端部を残して基板11、細線21などは樹脂のモールド体23内に埋込まれて、パッケージ又はモールドされる。

第2図は第1図示のホール素子を上面からみた状態を示す。

第3図および第4図は本発明のホール素子をリードフレーム22を介することなく、プリント配線用基板に直接取付けた例である。すなわち、プリント基板24に形成された配線25に細線21が接続される。

第5図は、フェライト基板12'とフェライトによる磁気収束チップ42で磁電変換素子の感磁部をサンドイッチした構造を有する本発明のホール素子の例である。

第6図は半導体層14と有機物絶縁層13との中間に無機質の絶縁層26が形成されている本発明の磁電変換素子であるホール素子の例である。

以上のように、本発明では、ワイヤーボンディング用電極15はCu層16、Ni層17、Au層18の3層より成る。この3層構造の電極を形成することにより、絶縁性基板11上の半導体薄膜14に対し、低いパワーの超音波印加でかつ低温で高信頼性のワイヤーボンディング接合を形成することが可能となる。

Au層、Ni層あるいはCu層の形成には、無電解メッキ法、電解メッキ法、蒸着またはスパッタリングによるリフトオフ法等の通常の半導体素子の電極形成に用いる方法が用いられる。Au層18、Ni層17、Cu層10の層厚は特に限定されないが、通常は $0.1\sim 30\mu\text{m}$ 、好ましくは $0.1\sim 10\mu\text{m}$ がよい。

本発明磁電変換素子の基板12は、一般の磁電変換素子に用いられているものでよく、単結晶もしくは焼結フェライト基板、セラミック基板、ガラス基板、シリコン基板、サファイア基板、耐熱性の樹脂基板、強磁性体である鉄、パーマロイ等の基板等が用いられる。

基板の表面の有機物絶縁層13は有機物である樹脂の絶縁体層が好ましく用いられる。

樹脂の絶縁体層13は、通常、基板11と高移動度半導体膜14との接着層として好ましく用いられているものであり、通常用いられている熱硬化性のエポキシ樹脂、フェノールエポキシ樹脂や

5

東芝セラミックス製のTVB樹脂等が用いられる。又、その絶縁体層13の厚さは、特に限定されないが、 $60\mu\text{m}$ 以下であり、好ましくは $30\mu\text{m}$ 以下である。

本発明磁電変換素子では、第6図に示すように、感磁部の半導体層と有機物絶縁層の中間に無機質のうすい絶縁層が形成されることも行われる。この場合、無機質の絶縁層は、 SiO_2 、 SiO 、 Al_2O_3 、 Si_3N_4 などのうすい被膜から成り、通常その厚みは $2\mu\text{m}$ 以下、好ましくは $500\text{\AA}\sim 10000\text{\AA}$ の範囲である。

図示はしていないが、本発明の磁電変換素子では、半導体膜14の上面に無機質の薄い絶縁層がパシベーション層として形成されてもよい。この場合の無機質の絶縁層は、 SiO_2 、 SiO 、 Al_2O_3 、 Si_3N_4 などの被膜からなり、通常その厚みは $2\mu\text{m}$ 以下、好ましくは $500\sim 100000\text{\AA}$ の範囲である。

感磁部半導体膜14は、通常の磁電変換素子として用いられる高移動度のⅢ-V族化合物半導体膜がよく、更に、In又はAsのいずれか、又は両方を同時に含むⅢ-V族の化合物半導体の二元、三元の半導体は好ましいものである。特にInSb、InAsが高い移動度を示すため好ましく用いられる。用いられる半導体膜の電子移動度は $2000\sim 80000\text{cm}^2/\text{V}\cdot\text{sec}$ の範囲内にあり、単結晶もしくは多結晶の薄膜が用いられる。

半導体膜の形成には、LPE法、CVD法、MOCVD法、蒸着法、MBE法等通常の半導体薄膜の形成法であれば何でもよい。特に、MBE法は、結晶性の良好な半導体膜が得られ、高電子移動度の膜ができ、しかもまた磁電変換素子の感度に非常に大きな影響を持つ因子である膜厚の制御性が良いので好ましい。また半導体薄膜の形成には、単結晶もしくは多結晶の半導体ウェーハより研磨法により、薄膜化する方法も用いられている。

磁電変換素子の電極15はAu、Al、Al-Si合金等の通常ワイヤーボンディングに用いられる細線21により、リードフレーム22又はプリント基板上に形成された配線パターン25等の導体に電気的に結合される。

プリント基板24上に結線する場合において、用いるプリント基板24は通常の電子部品の配線に用いられるものでよい。その配線導体上にAu、

6

Ag等のボンディング性の良好な薄層を形成することも好ましく行なわれる。

本発明磁電変換素子は、通常樹脂モールドにより形成される。

モールド樹脂23の材質は、一般に電子素子のモールドに使用されている樹脂でよい。好ましいものは、熱硬化性樹脂で、エポキシ樹脂、フェノールエポキシ樹脂等がある。そのモールド方法は、通常の電子部品で行われている方法でよく、例えば、注型モールド、トランスファーマールド、固形ペレットを素子上に置き加熱溶融後、硬化してモールドする方法がある。

以上、本発明の磁電変換素子の1例としてホール素子を例にとり説明してきたが、他の素子、例えば磁気抵抗効果素子についても、ホール素子とは、その電極形状、端子電極の個数、感磁部のパターンが異なるが、ホール素子と同く同様に電極形成がなされ、基本構成については同一である。

以下、本発明を具体例をもって説明するが、本発明はこれらの例のみに限定されるものではなく、先に述べた基本構造を持つ全ての磁電変換素子に及ぶものである。

第1例

表面が平滑な単結晶マイカ基板上に、厚さ $1\mu\text{m}$ 、電子移動度 $30000\text{cm}^2/\text{V}\cdot\text{sec}$ のInSb薄膜を真空蒸着により形成して半導体膜14を作った。このInSb薄膜の表面にエポキシ樹脂を塗布し、厚さ 0.3mm 、一辺が 45mm の正方形をしたセラミック基板12上に接着した。ついで前記マイカを除去した。その後フォトレジストを使用し、通常行われている方法でInSb薄膜の感磁部の表面上にフォトレジスト被膜を形成した。次に、無電解メッキを行い、銅を厚さ $0.3\mu\text{m}$ 所要の部位のみに付着させた。さらに銅の厚付けを行う為、電解銅メッキを行い、厚さ $2\mu\text{m}$ 、Cu層16を形成した。次に上記のフォトレジストを再度用い、電極部のみに厚さ $2\mu\text{m}$ のNi層17を電解メッキ法により形成した。さらにその上に電解メッキにより厚さ $2\mu\text{m}$ のAu層18を形成した。次に上記のフォトレジストを再度用い、フォトリソグラフィの手法により、不要なInSb薄膜及び、一部の不要な銅を塩化第2鉄の塩酸々性溶液でエッチング除去し、ホール素子の感磁部および4つの電極部を形成した。ついでシリコン樹脂により感磁部の真

7

上にコーティングを行い、保護膜を形成した。次に、このウェーハをダイシングカッターにかけ、 $1.1 \times 1.1 \text{ mm}$ の方形のホール素子に切断した。次にこれをリードフレーム 22 のアイランド 51 上に接着した。次にペレットの電極 15 とリードフレーム 22 とを高速ワイヤーボンダーを用い、Au 細線 21 で結合した。ついでエポキシ樹脂によりトランスファーマールド法でパッケージ化した。

このようにして製作したこの発明を適用したホール素子のワイヤーボンディング時の不良率は第 1 表中の I の如くであった。

第 1 表

	I	II
不良率(%)	0.13	8.1

第 1 表において、II は InSb 薄膜上に直接 $2 \mu\text{m}$ の Au 層を形成した場合である。

それぞれの場合においてボンディング時の素子の温度は 100°C である。また、超音波エネルギーはそれぞれの場合について不良率が最小になるように選んである。さらに、サンプル数は各 2000 個である。不良率は 1 接合あたりの値である。電極と Au 細線 21 との間の引張り強度が 2g 以下のものは不良とした。

この結果より明らかなごとく、基板の表面に有機絶縁層を有する磁電変換素子に於いて、強固で、かつ収率の良いワイヤーボンディングができることが明らかになり、しかも工業的な寄与も大である。

第 2 例

表面が平滑なマイカ基板上に厚さ $1.2 \mu\text{m}$ 、電子移動度 $10000 \text{ cm}^2/\text{V} \cdot \text{sec}$ の InAs 薄膜を MBE 法 (分子線エビタキシー法) により形成した。

次に、第 1 例と同様の方法で InAs 薄膜を厚さ $0.3 \mu\text{m}$ 一辺が $45 \mu\text{m}$ の正方形をしたセラミック基板上に接着した。この後は第 1 例と全く同一の方法でホール素子を組立てた。この様にして作成したホール素子のワイヤーボンディング時の不良率は第 2 表の如くであった。

8

第 2 表

	I	II
不良率(%)	0.15	7.0

第 2 表において、I はこの発明を適用したものの、II は InAs 薄膜上に直接 $2 \mu\text{m}$ の Au 層を形成した場合である。

第 3 例

表面が平滑な単結晶マイカ基板上に、厚さ $1 \mu\text{m}$ 、電子移動度 $30000 \text{ cm}^2/\text{V} \cdot \text{sec}$ の InSb 薄膜を真空蒸着により形成して半導体膜 14 を作った。この InSb 薄膜の表面にエポキシ樹脂を塗布し、厚さ $0.3 \mu\text{m}$ 、一辺が $45 \mu\text{m}$ の正方形をしたフェライト基板 12 上に接着した。ついで前記マイカを除去した。その後フォトレジストを使用し、通常行われている方法で InSb 薄膜の感磁部の表面上にフォトレジスト被膜を形成した。次に、無電解メッキを行い、銅を厚さ $0.3 \mu\text{m}$ 所要の部位のみに付着させた。さらに銅の厚付けを行う為、電解銅メッキを行い、厚さ $2 \mu\text{m}$ の Cu 層 16 を形成した。次に上記のフォトレジストを再度用い、電極部のみに厚さ $2 \mu\text{m}$ の Ni 層 17 を電解メッキ法により形成した。さらにその上に電解メッキにより厚さ $2 \mu\text{m}$ の Au 層 18 を形成した。次に上記のフォトレジストを再度用い、フォトリソグラフィーの手法により、不要な InSb 薄膜および、一部の不要な銅を塩化第 2 鉄の塩酸酸性溶液でエッチング除去し、ホール素子の感磁部及び 4 つの電極部を形成した。ついで、シリコン樹脂により感磁部の真上に磁気収束用のフェライトのチップを接着した。次に、このウェーハをダイシングカッターにかけ、 $1.1 \times 1.1 \text{ mm}$ の方形のホール素子に切断した。次にこれをリードフレーム 22 のアイランド 51 上に接着した。次にペレットの電極 15 とリードフレーム 22 とを高速ワイヤーボンダーを用い、Au 細線 21 で接合した。エポキシ樹脂によりトランスファーマールド法でパッケージ化した。

このようにして製作したこの発明を適用したホール素子のワイヤーボンディング時の不良率は第 3 表中の I の如くであった。

第 3 表

	I	II
不良率(%)	0.12	8.1

第 3 表において、II は InSb 薄膜上に直接 $2\mu\text{m}$ の Au 層を形成した場合である。

それぞれの場合においてボンディング時の素子の温度は 100°C である。また、超音波エネルギーはそれぞれの場合について不良率が最小になるように選んである。さらにまた、サンプル数は各 2000 個である。不良率は 1 接合あたりの値である。電極と Au 細線 21 との間の引張り強度が 2g 以下のものは不良とした。

第 4 例

表面が平滑なマイカ基板上に厚さ $1.2\mu\text{m}$ 、電子移動度 $10000\text{cm}^2/\text{V}\cdot\text{sec}$ の InAs 薄膜を MBE 法 (分子線エビタキシー法) により形成した。この InAs 薄膜を厚さ $0.3\mu\text{m}$ 、一辺が $45\mu\text{m}$ の正方形をしたフェライト基板上に接着した。この後は第 1 例と全く同一の方法でホール素子を組立てた。この様にして作成したホール素子のワイヤーボンディング時の不良率は第 4 表の如くであった。

第 4 表

	I	II
不良率(%)	0.13	7.0

第 4 表において、I はこの発明を適用したもの、II は InAs 薄膜上に直接 $2\mu\text{m}$ の Au 層を形成した場合で、それぞれの場合においてボンディング時の素子の温度は 100°C である。また、超音波エネルギーはそれぞれの場合について不良率が最小になるように選んである。さらにまた、サンプル数は各々 2000 個であり、不良率は 1 接合あたりの値である。また、電極と Au 細線間の引張り強度が 2g 以下のものは不良とした。

このように、本発明の磁電変換素子は、極めて強固なワイヤーボンディングが可能であり、収率が良く、工業的な量産技術とした有用であることは明らかである。

第 5 例

表面が平滑な単結晶マイカ基板上に、厚さ $1\mu\text{m}$ 、電子移動度 $30000\text{cm}^2/\text{V}\cdot\text{sec}$ の InSb 薄膜を

真空蒸着により形成して半導体膜 14 を作った。次に、この上に真空蒸着法により、厚さ $3000\text{\AA}$ の Al_2O_3 膜を形成した。この Al_2O_3 薄膜の表面にエポキシ樹脂を塗布し、厚さ $0.3\mu\text{m}$ 、一辺が $45\mu\text{m}$ の

5 正方形をしたフェライト基板 12 上に接着した。ついで前記マイカを除去した。その後フォトレジストを使用し、通常行われている方法で InSb 薄膜の感磁部の表面上にフォトレジスト被膜を形成した。次に、無電解メッキを行い、銅を厚さ $0.3\mu\text{m}$ 所要の部位のみに付着させた。さらに銅の厚付けを行う為、電解銅メッキを行い、厚さ $2\mu\text{m}$ の Cu 層 16 を形成した。次に上記のフォトレジストを再度用い、電極部のみに厚さ $2\mu\text{m}$ の Ni 層 17 を電解メッキ法により形成した。さらにその上に電解メッキにより厚さ $2\mu\text{m}$ の Au 層 18 を形成した。次に上記のフォトレジストを再度用い、フォトリソグラフィーの手法により、不要な InSb 薄膜および、一部の不要な銅を塩化第 2 鉄の塩酸酸性溶液でエッチング除去し、ホール素子の感磁部及び 4 つの電極部を形成した。後にシリコン樹脂により感磁部の真上に磁気収束用のフェライトのチップを接着した。次に、このウェーハをダイシングカッターにかけ、 $1.1\times 1.1\mu\text{m}$ の方形のホール素子に切断した。次にこれをリードフレーム 22 のアイランド 51 上に接着した。次にペレットの電極 15 とリードフレーム 22 とを高速ワイヤーボンダーを用い、Au 細線 21 で接合した。エポキシ樹脂によりトランスファーマールド法でパッケージ化した。

30 このようにして製作したこの発明を適用したホール素子のワイヤーボンディング時の不良率は第 5 表中の I の如くであった。

第 5 表

	I	II
不良率(%)	0.14	8.3

第 5 票において、II は InSb 薄膜上に直接 $2\mu\text{m}$ の Au 層を形成した場合である。

40 それぞれの場合においてボンディング時の素子の温度は 100°C である。また、超音波エネルギーはそれぞれの場合について不良率が最小になるように選んである。さらにまた、サンプル数は各 2000 個であり、不良率は 1 接合あたりの値であ

11

12

る。電極とAu細線 2 1 との間の引張り強度が2g以下のものは不良とした。

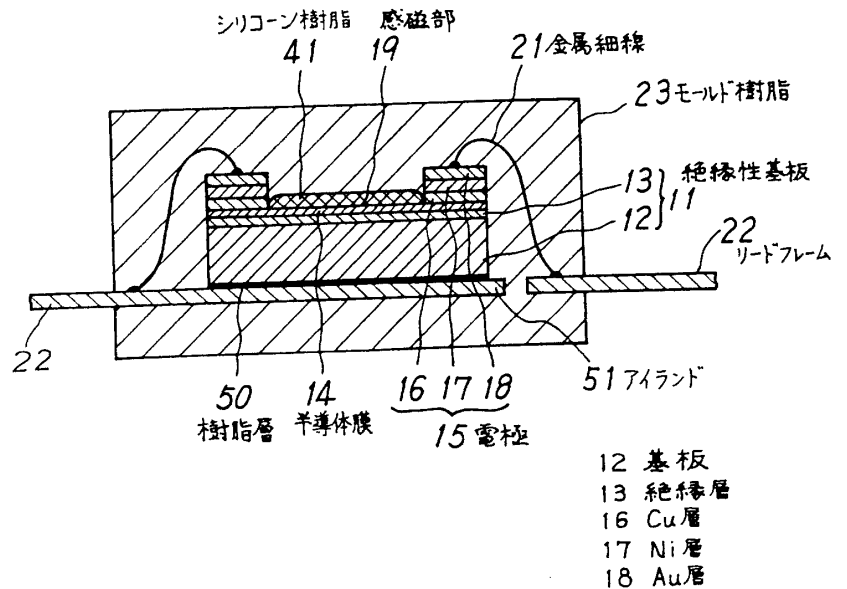
上記の素子の断面構造を第 6 図に示す。第 6 図において、エポキシ樹脂層 1 3 とInSbの薄膜 1 4 の中間にアルミナ層 2 6 が形成されている。

図面の簡単な説明

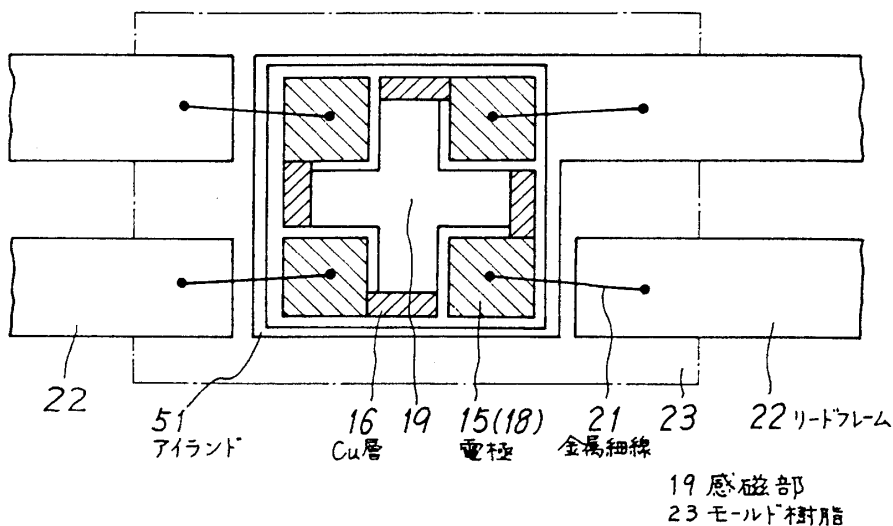
第 1 図は本発明による磁電変換素子の一実施例を示す断面図、第 2 図は第 1 図の平面図、第 3 図は更に他の実施例を示す平面図、第 4 図は第 3 図の断面図、第 5 図は本発明の第 3 例のホール素子を示す断面図、第 6 図は本発明の第 5 例のホール素子を示す断面図である。

1 1 ……絶縁性基板、1 2 ……基板、1 2' ……フェライト基板、1 3 ……絶縁層、1 4 ……半導体膜、1 5 ……電極、1 6 ……Cu層、1 7 ……Ni層、1 8 ……Au層、1 9 ……感磁部、2 1 ……ワイヤーボンディングされた金属細線、2 2 ……リードフレーム、2 3 ……モールド樹脂、2 4 ……プリント基板、2 5 ……プリント基板上の配線パターン、2 6 ……うすい無機質絶縁層、4 1 ……シリコン樹脂、4 2 ……フェライト磁気収束チップ、5 0 ……ダイボンド接着樹脂層、5 1 ……アイランド。

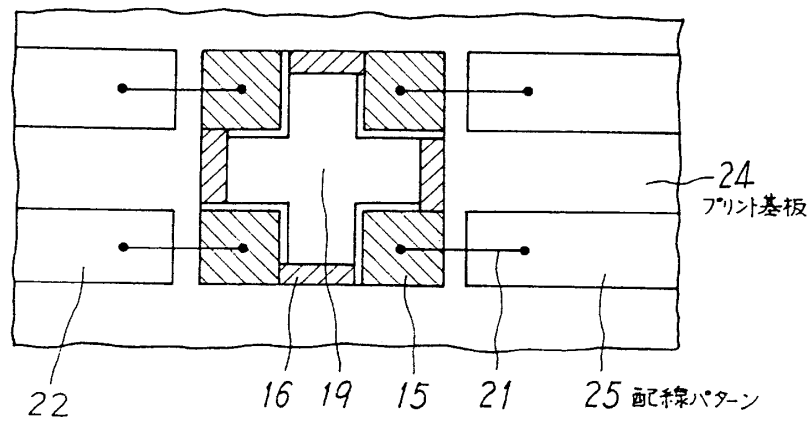
第 1 図



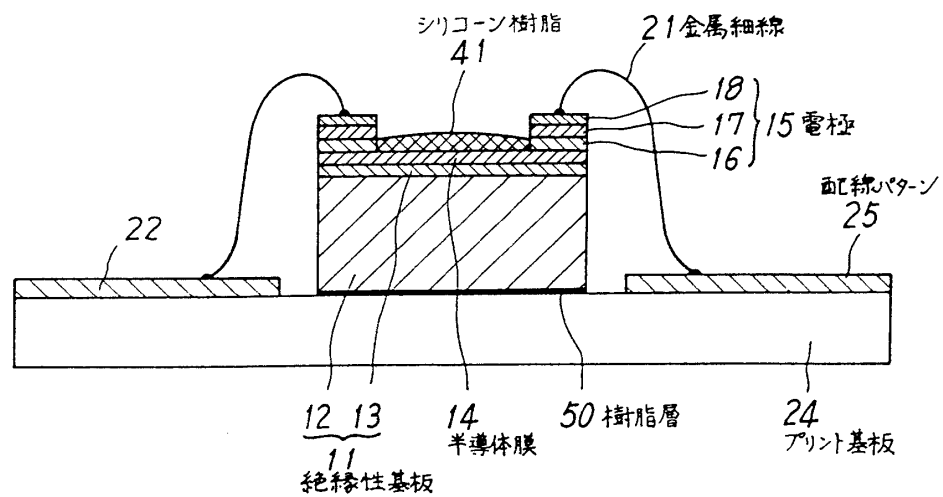
第 2 図



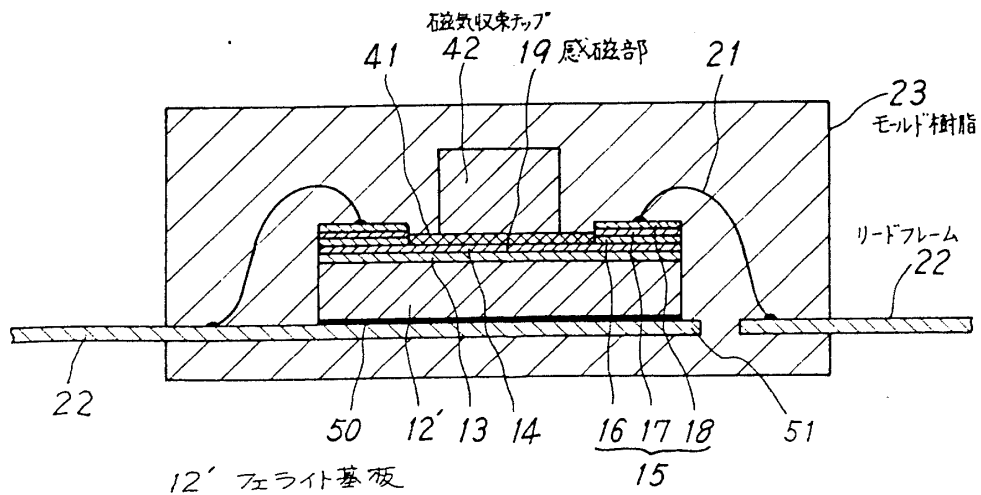
第3図



第4図



第5図



第 6 図

