

特 許 公 報

昭53-46675

⑤ Int.Cl.²H 01 L 43/06
H 01 L 43/12識別記号 ⑤日本分類
99(5) J 11庁内整理番号 ④公告 昭和53年(1978) 12月15 日
6513-5 F
6513-5 F

発明の数 1

(全 5 頁)

1

2

⑤4ホール素子の製造方法

②1特 願 昭50-51917

②2出 願 昭50(1975)4月28日

公 開 昭51-127686

④3昭51(1976)11月6日

⑦2発 明 者 野中康平

東京都千代田区有楽町1の1の2
旭化成工業株式会社内

同 柴崎一郎

同所

同 清水剛

同所

⑦1出 願 人 旭化成工業株式会社

大阪市北区堂島浜通1の25の1 15

⑦4代 理 人 弁理士 草野卓

⑦6特許請求の範囲

1 平滑な表面を有する基板に薄膜を蒸着形成する工程と、該工程によつて形成された薄膜の上面 20
に接着剤によつて第1の磁性体を接着する工程と、
これらの工程を経て得られた構造体より上記基板
を機械的に剝離する工程と、上記基板が剝離され
て露出した蒸着薄膜を受感部および電極部となる
べき部分を残しその他の部分を除去する工程と、 25
該工程にて得られた蒸着薄膜の電極部となるべき
部分の上面に導電層を被着して電極を形成する工
程と、上記受感部全体および電極の一部をおおう
ように接着剤によつて第2の磁性体を接着する工
程と、上記工程によつて得られたウェハーを個々 30
の素子片に切断する工程とよりなるホール素子の
製造方法。

発明の詳細な説明

本発明は高積感度を有するホール素子の製造方
法に関し、特に蒸着薄膜とこの薄膜の両面にそれ 35
ぞれ接着剤を介して2個の磁性体が接着された構
造を有するホール素子の製造方法に関するもので

ある。

従来InSb, Ge, Si等の蒸着膜はホール
効果を高めるためにその両面にフェライト等の強
磁性体を被着し、半導体蒸着膜に磁束を集束させ
るようにしている。このため通常半導体蒸着膜は
フェライトなどの強磁性体表面に直接蒸着形成さ
れたが、フェライトの表面が粗いため、良好な性
能の蒸着膜を得ることが困難であつた。これを解
決する手段として本発明者らは先に特願昭48-
10 138955号(特公昭51-45234号)に
おいて平滑な表面を有する雲母などの面に蒸着膜
を形成し、しかる後にこの蒸着膜を強磁性体表面
に転写するという技術手段を用いることによつて
均質かつ極めて薄い膜を作ることを提案した。

一方、このような素子を製造するにあつて、
従来の如くフェライトなどの磁性体板に直接半導
体薄膜を蒸着して多数の素子を形成した後、通常
のウェハースクライバによつて表面に傷をつけ折
ることによつて個々の素子片に切断することが比
較的に簡単でできたが、前述した特願昭48-
1 138955号で提案したように接着剤を介して
半導体薄膜に強磁性体を被着した場合にはダイヤ
モンド等の刃で表面に僅かな傷をつけ、これを折
ることは不可能である。このため接着剤が介在す
る構造の素子を切断するには高速回転の鋸刃など
他の切断手段を適用しなければならないが、この
際素子表面が露出していると冷却水や切削屑によ
り薄膜から成る素子表面が汚損されたり、損傷を
受けたりし、その結果、素子製造の歩留まりが低
下したり、洗浄工程を必要とするような不都合が
発生する。

本発明者らは先に提案した構造を有するホール
素子を製造するに際して当面した上記困難を克服
するために種々の検討を加えた結果本発明をなす
に至つたものであり、本発明の製造方法を適用す
ることにより高感度のホール素子を容易に製造す
ることができるものである。

3

本発明は平滑な表面を有する基板に半導体薄膜を蒸着形成する工程と、この薄膜を第1の磁性体に転写する工程と、これらの工程を経て得られた構造体より上記基板を剝離し除去する工程と、基板が除去された蒸着薄膜を受感部および電極部の形状に形成する工程と、受感部全体および電極部の一部を覆うように接着剤によつて第2の磁性体を接着する工程と、斯くして得られたウェハを個々の素子片に切断する工程とよりなるホール素子の製造方法を提案するものである。

すなわち本発明では従来の素子製造工程と異なり、素子に切断する工程と第2の磁性体チップを接着する工程の順序を逆転させることによつて上述した不都合を解決したものであり、切断工程の前に素子受感部が第2の磁性体によつて覆われているので受感部の汚損、破損などを防止することができる。

本発明の製造方法におけるその他の効果として基板切断後における個々の素子片の取扱いが極めて容易になることであり、そのために生産性の向上、歩どまりの昇が達成される。従来の蒸着膜半導体においては膜の両面が接着剤によつて強固に基板に接着されておらず、基板上に蒸着したものをそのまま使用していたため極めて剝離し易く製造上、使用上極めて慎重な取扱いを要していたが、本発明の蒸着膜ホール素子においては上述のように蒸着膜が接着剤によつて磁性体より成る基板に強固に接着されるので、基板の切断工程、リード線のハンダ付工程においても剝離等の懸念がなく、取扱いが容易となる。

以下本発明の一実施例を図面を用いて詳細に説明する。

先ず第1図Aに示す如く表面が平滑な面を有する蒸着基板1を用意する。この蒸着基板1は例えば雲母板等が用いられる。蒸着基板1の一方の面には通常真空蒸着機によつて第1図Bに示す如く 1μ 程度の厚さの感磁性半導体蒸着膜2を被着形成する。半導体蒸着膜2としては例えばInSb或いはSi, Ge等が使用し得る。半導体蒸着膜2の上面には例えばエポキシ樹脂接着剤層3を塗布した例えばフェライト等の磁性基板4を積層し、接着剤層3を介して半導体蒸着膜2上に磁性基板4を積層合体する(第1図C)。接着剤層3の厚さは薄い程ホール素子の感度が高くてできるもので、

4

例えばその厚さは 30μ 以下に採るを可とする。接着剤の硬化を待つて蒸着基板1を剝離し半導体蒸着膜2を磁性基板4に転写する。

磁性基板4に転写され、再びその一方の面が露出された半導体蒸着膜2の上に例えばKPR等の光硬化性樹脂を被着し、これに所定のパターンを以つて露光を加えて水洗し不要部分の光硬化性樹脂を除去し、この光硬化性樹脂をマスクとして半導体蒸着膜2の不要部分をエッチング除去し第2図に示す如く各ホール素子となるべき部分に略十字状のホール素子の受感部5aと電極となるべき部分5bを形成する(第1図E)。なお第1図Eは第2図のA-A線上の断面を表わすものとする。

次に半導体蒸着膜2の電極となるべき部分5b上に金、銀、インジウム等を例えば蒸着により被着し電極層6を形成する(第1図F)。

電極層6には必要に応じて半田メッキを施し、受感部5a全体と、電極層6の一部に跨がつて例えばエポキシ樹脂接着剤層7を塗布し、この接着剤層7の上に例えばフェライト等より成る円盤乃至は円柱状の磁性チップ8を乗せ、この磁性チップ8にて受感部5a全体と及び電極層6の一部までを被り如く取付ける(第1図G)。なおこのとき接着剤層7は磁性チップ8側に塗布し、これを受感部5aと電極層6上に押し付けてもよい。また磁性チップ8の取付けのためには実際には位置合せ治具を用い治具(特に図示しない)に形成した孔を通じて磁性チップ8を挿入することによつて素子の中央に磁性チップ8が案内されるようにしている。接着剤層7が硬化した後、第3図に示す如き各素子に切断する。

従つて本発明ホール素子の製造方法によれば、切断作業時においては第3図に示す如く受感部5aは基より電極層6の一部も磁性チップ8にて被われているので結局半導体蒸着膜2の部分が直接露出してないから切削屑或いは冷却水によつて半導体蒸着膜2が汚損されるのを防止でき歩留りを向上することができる。また本発明製造方法によつて得られたホール素子そのものについても受感部5aが磁性チップ8にて保護されているから素子に分断後多少乱暴に取扱つても受感部5aに傷を付けるような事故も防止でき、この点からも歩留りの向上が期待でき、且つ取扱いが容易にできる利点を有する。

5

また蒸着基板 1 は最終的には取り除かれるものであるから蒸着時に必要な性質のみ具備していればよいので、基板 1 の材質の選定が容易となり、従つて 1μ 以下の薄く均質な蒸着膜を形成することができるから積感度の高いホール素子を得ることができる。さらに磁性体チップ 4 及び 8 が接着剤層 3 及び 7 にて強固に接着されているため剝離し難く耐久性に富むという特徴を有する。

さらに素子受感部 5 a は写真蝕刻後磁性チップ 8 によつて完全に被覆されるため、切断工程、リ 10 ード線のハンダ付工程等の工程途上受感部 5 a が汚損、破損等の品質管理上好ましくからざる影響を受けることはなく、歩留りを悪くすることもなく、本製造方法は極めて優れたホール素子製造方法である。

6

図面の簡単な説明

第 1 図は本発明ホール素子の製造方法を説明するための工程を示す断面図、第 2 図はその製造工程の途中における素材の平面図、第 3 図は本発明の製造方法によつて作られたホール素子を示す平面図である。

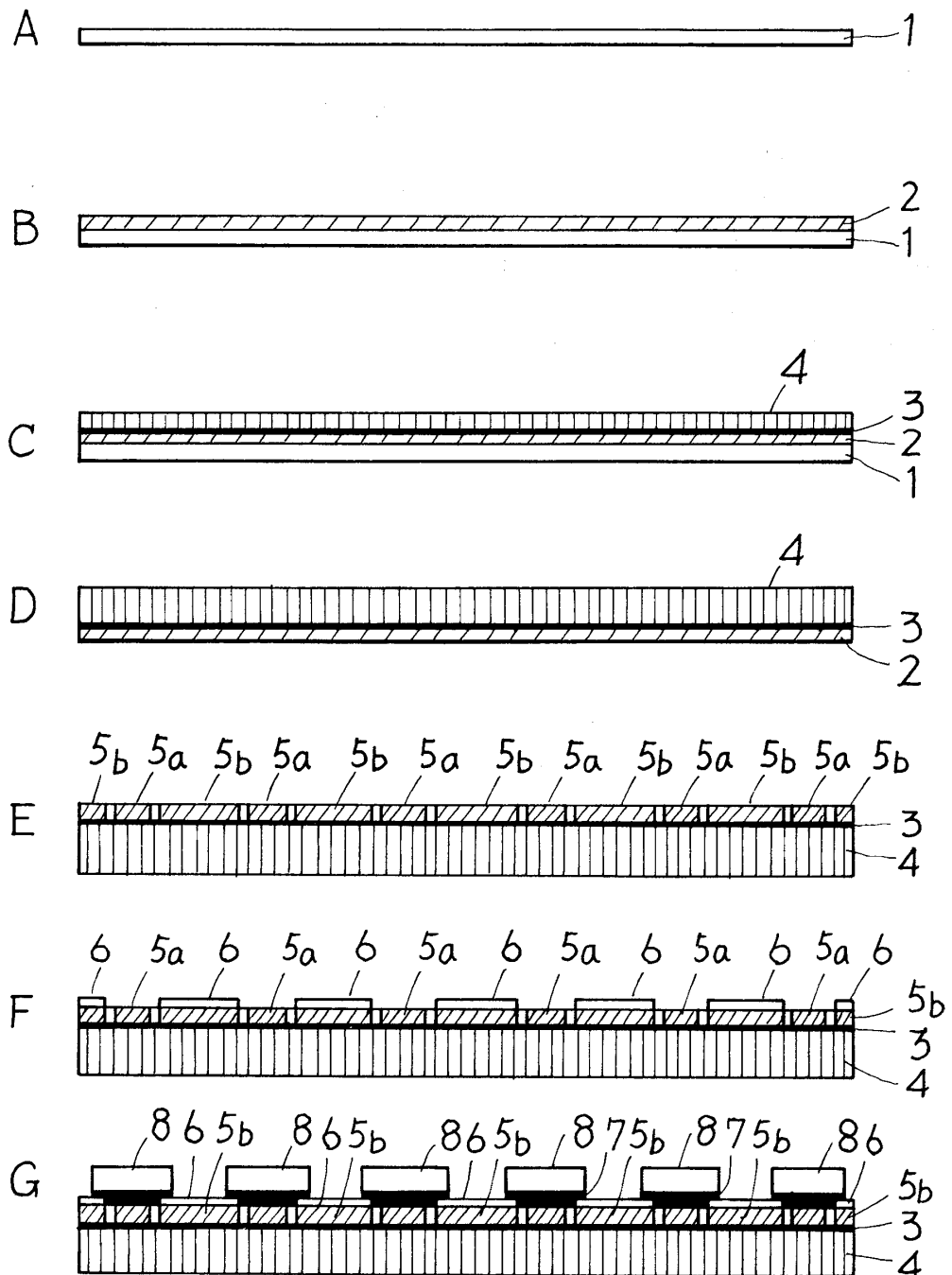
1：表面が平滑な面を有する基板、2：半導体蒸着膜、3、7：接着剤層、5 a：受感部、5 b：電極となるべき部分の形状に形成した半導体蒸着膜、6：電極層、8：磁性チップ。

⑥引用文献

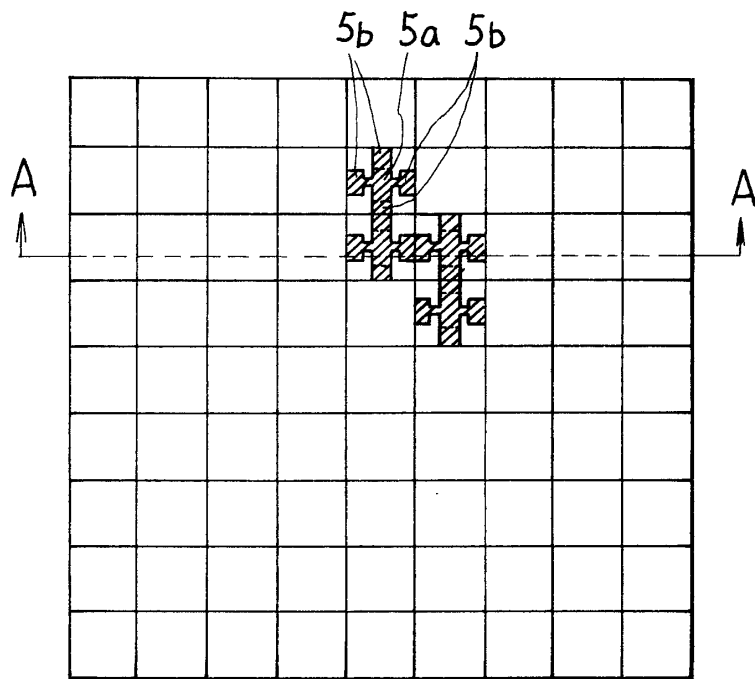
特 公 昭39-5077

15

第 1 図



第 2 図



第 3 図

