

28. パラメトロン計算機* "PD-1516"

高橋秀俊・後藤英一・村上幸雄・山田 博

28.1 緒 言

PD-1516 は 1955 年 9 月に製造を開始し、1956 年 10 月に完成した計算機で、性能の概略は図 28.1 に示す通りである。

PD 1516 は本体、制御盤、入出力機器の三部分より成り、6 単位テープ読取機よりの入力とは体内のパラメトロン部分で演算され、結果は頁式印刷機に印刷される。本計算機の特徴は構成要素としてパラメトロンを使用したこと、数式プログラムを採用したことの二点で、以下これについて詳述する。

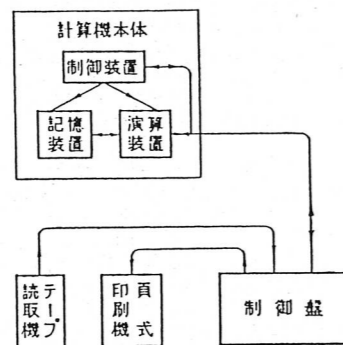


図 28.1

パラメトロン計算機 PD 1516

数 算	正負符号及び 10 進 14 桁 加減算 1 秒間 最高 1,800 回 乗除算 1 秒間 150~5 回
記憶容量	6 語 (磁心記憶装置, 16 語追加予定)
制御方式	鍵盤, テープ, プラグ
プログラム方式	数式プログラム
入力	印刷電信用テープ読取器
出力	印刷電信用頁式印刷器
構成	パラメトロン 4,300 個 真空管 (パラメトロン電源及び指示装置部) 120 本
消費電力	2.5 KVA
占有面積	1.2 m × 1.1 m
(本体のみ)高さ	1.8 m

* 電子計算機研究専門委員会資料 1957 年 4 月

28.2 プログラム

28.2.1 数式プログラム

電子計算機に於てプログラムを作る際には次の様なことが問題になる。

- 如何にしたら計算速度を速く出来るか。
- 如何にしたらプログラムの間違いを少く出来るか。
- Stored Program に於ては如何にしたらプログラムが記憶装置に於て占める割合を少く出来るか。

これ等の事は計算機の入出力の速度、演算速度、記憶容量によって様子が違って来るが、特に命令の方式によって左右される所が多い。(例えば富士通信機の FACOM は (i) の条件を重視した命令方式であり、EDSAC のプログラムに於ては (iii) の条件が重視されている。)

PD 1516 の如くに入出力の速度が演算速度に比べ著しく遅い計算機に於ては第二の条件が最も重要になって来る。如何にしたらプログラムの間違いを少く出来るかと言うことは如何にしたら最も容易にプログラムを作ることが出来、又容易にプログラムの正誤を検査出来るかと言うことを意味し PD 1516 が採用したプログラムはこれに対する一つの解答である。

即ち数字の式通り、又は数学の式に出来る限り近い形でプログラムを作ることが出来ればプログラムの作成が容易であることはすぐに了解されよう。

この方式では数学の +, -, ×, ÷ の記号はそのまま加減乗除を表わし、例えばプログラムの一例は次の様になる。

計算すべき数式	プログラム
123 = α	§ 123 = α
456 = β	§ 456 = β
(α + 234 × 13) ÷ 789 = γ	§ α + 234 × β] ÷ 789 = γ

このプログラムに於て左側の数式と異なるのは、式の初めに § が来ることと () の代りに] が用い

28.2 プログラム

29

られていることの二点で他は全く数式と同じである。この場合 α, β, γ のギリシャ文字は記憶装置の Address の指定に用いられ、= は Store の命令として使用される。

PD 1516 ではこの様に 0~9 迄の 10 ケの数字、α, β, γ から ω 迄の 16 ケのギリシャ文字、+, -, ×, ÷ 等 16 ケの命令、印刷機の動作を制御する 9 ケの印刷機能の 51 種類の Character を使用し、これは印刷機鍵盤上に図 28.2 の如

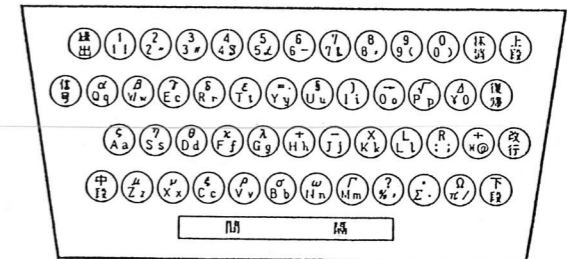


図 28.2

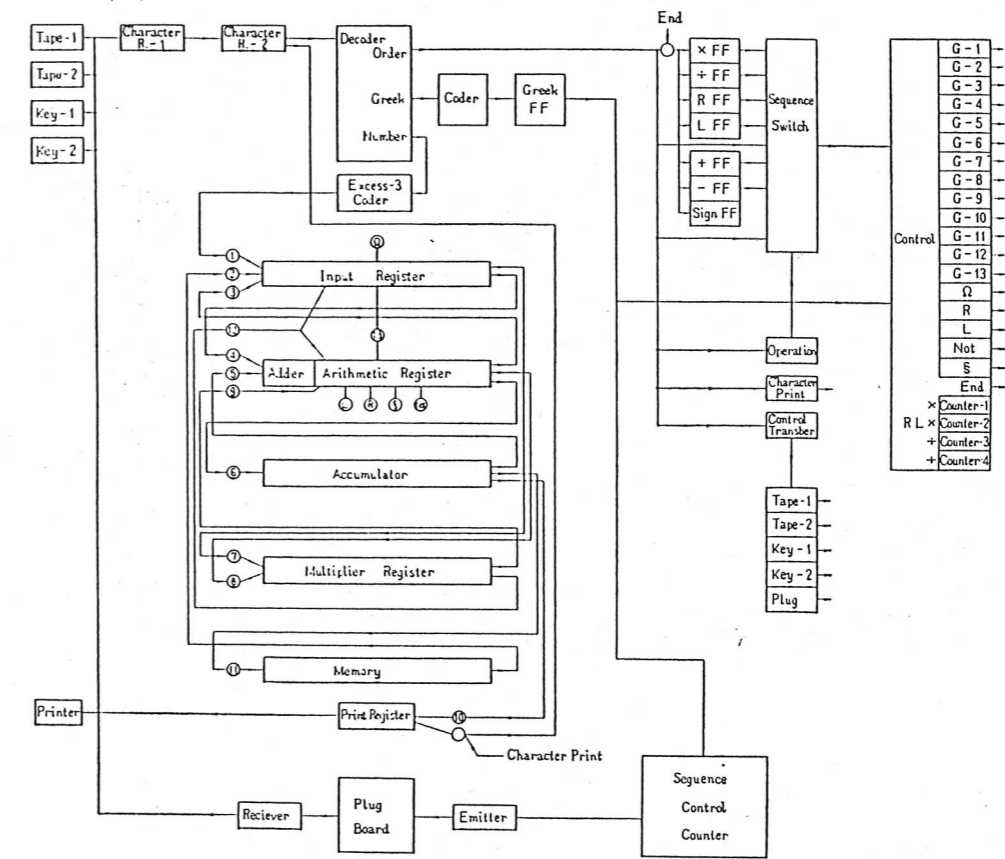


図 28.3

くに配置されている。

図 28.3 の Block Diagram に示す様にテープ読取機又は鍵盤より入った Character は Character Register 1 及び 2 を通って Decoder に入り、数字の場合には Excess-3 Coder により Excess-3 符号に変換した後、入力 Register に入り、ギリシャ文字のときは Coder により 2 進数に変換した後、

Greek フリップフロップに記憶される。

命令は数学の式通りに行うため +, - の命令の後には ×, ÷ の命令が来るときは ×, ÷ を先に行い、+, - を後に行う等の制御の必要の為に +, -, ×, ÷, R, L は一時フリップフロップに貯えられ、次の命令が来た時に演算を行う。上記以外の命令は、上記フリップフロップに貯えられた命令が終わった後に演

算を行う様に Sequence Switch により演算の順序が制御され、更に Control 回路により各演算に必要なゲートを開閉する為の信号を出す。

演算は $\alpha + \beta \times \gamma$ のプログラムを計算する際に必要な4つのレジスター即ち乗算の間 α を入れておく Accumulator β 及び γ を入れておく乗数レジスターと入力レジスター、 $\beta \times \gamma$ の乗算を行う演算レジスターの4つで行われ、この外に記憶装置及び印刷の為に印刷レジスターが附属する。

以下に各 Character により、これ等レジスターが如何に動作するかを順次述べて行く。

28.2.2 数字 (Number) 0, 1, 2, 3, 4, 5, 6, 7, 8, 9

数字は数を入力レジスターに入れるのに用いられ、PD 1516 では小数点が最上桁にある為例えば 1, 2, 3, 4 と鍵を押すと 1 を押したと同時に入力レジスターは 00000000000000 に掃零され、その後 12340000000000 が入る。この場合下の 10 桁の 0 を押す必要はなく、これ等の数は計算機内に於ては、Excess-3 Code によって表わされる。

10 進数	Excess-3	10 進数	Excess-3
0	0011	5	1000
1	0100	6	1001
2	0101	7	1010
3	0110	8	1011
4	0111	9	1100

28.2.3 ギリシャ文字 (Greek) $\alpha, \beta, \gamma, \delta, \epsilon, \zeta, \eta, \theta, \kappa, \lambda, \mu, \nu, \xi, \rho, \sigma, \omega$

ギリシャ文字は計算機内部に於ては 2 進数に直され記憶装置の Address、演算レジスターの桁移動の数、プラグ制御の際の Address の指定に用いられ、この関係は表の通りである。

ギリシャ文字を記憶装置の Address として使用するときはギリシャ文字が計算機に入ると記憶装置の内容は自動的に入力レジスターに入る。

Control Transfer の命令 ($\rightarrow I$) の後にギリシャ文字が来るときは第 1 ギリシャ文字でプラグ、テープ読取機 I, II、鍵盤 I, II の選択をし、プラグに Control を移す際には更に第 2 ギリシャ文字でプラグの Address の指定をする。

ギリシャ文字	2 進数	桁移動の数	ギリシャ文字	2 進数	桁移動の数
α	0000	1	κ	1000	9
β	0001	2	λ	1001	10
γ	0010	3	μ	1010	11
δ	0011	4	ν	1011	12
ϵ	0100	5	ξ	1100	13
ζ	0101	6	ρ	1101	14
η	0110	7	σ	1110	15
θ	0111	8	ω	1111	16

28.2.4 命令 (Order)

20 種の命令は下の表に示す通り A, B, C, D, E, F, H の 7 クラスに分けられる。

	FF	動作順位	備考
(A) $\times \div RL$	有	2	次の命令 (EFH を除く) が入ったとき動作する
(B) $+$	有	3	A の FF が Clear されたときに動作する。
(C) $] \text{?}$ 間隔	無	4	A, B の FF が Clear されたときに動作する。
(D) \Rightarrow	有	4	A, B の FF が Clear され、次のギリシャ文字が来たときに動作する。
(E) I 上, 中, 下段信号	有	1	A, B の FF 如何に拘らず次のギリシャ文字が来たときに動作する。
(F) Ω	無	1	直ちに動作する。
(H) $d \cdot \sqrt{\quad}$			未使用

各命令のうち附属フリップフロップ FF を有するものは次に来る Character の如何によって動作を定める為で、各演算が終ると FF は Reset される。動作順位は $\alpha + \beta \times \gamma \div \delta$ の如き計算に於て \times, \div を先に行い、 $+$ を後に行う等、続いて来る命令のうち順位の若い方より順次行われる。

以下に於て次の如き記号を用いて各命令を説明する。

m, n : 数

g : 記憶レジスター G 番の内容

G : ギリシャ文字

I : 命令 [(A) (B) (C) (D) (E) (F) 各クラスの命令]

(A)

(i) \times 乗算

プログラム $+G_1 \times G_2 I$ を計算機に入れる

とき、各レジスターの内容は時間と共に次の様に変化する。

Character レジスター	入力レジスター	演算レジスター	累算レジスター	乗数レジスター	備考
$+$	$-$	m_1	m_1	$-$	+FF set
G_1	g_1	m_1	m_1	$-$	
\times	g_1	m_1	m_1	g_1	\times FF set
G_2	g_2	m_1	m_1	g_1	
I	g_2	$g_1 \times g_2$ 上位 14 桁 = m_2	m_1	$g_1 \times g_2$ 下位 14 桁 = m_3	
$I=A$ ならば	m_2	m_2	m_1	m_3	\times FF Reset
$I=BCD$ ならば	m_2	$m_1 + m_2$	$m_1 + m_2$	m_3	\times FF Reset +FF Reset

(ii) \div 除算

プログラム $+G_1 \div G_2 I$ の場合は $|g_1| < |g_2|$ であることが必要で $|g_1| \geq |g_2|$ のとき及び $g_2 = 0$ のときは計算機はストップする。

Character レジスター	入力レジスター	演算レジスター	累算レジスター	乗数レジスター	備考
$+$	$-$	m_1	m_1	$-$	+FF set
G_1	g_1	m_1	m_1	$-$	+FF Reset
$-$	g_1	$m_1 + g_1$	$m_1 + g_1$	$-$	+FF, -FF Reset
g_2	g_2	$m_1 + g_1$	$m_1 + g_1$	$-$	
$I (I=CD$ ならば)	g_2	$m_1 + g_1$	$m_1 + g_1$	$-$	+FF, -FF Reset
$I=A$ ならば	m_2	m_2	m_1	m_2	\div FF Reset
$I=BCD$ ならば	m_2	$m_1 \pm m_2$	$m_1 \pm m_2$	m_2	\div FF Reset +FF, -FF Reset

(iii) R 右桁移動

(iv) L 左桁移動

桁移動は、(演算レジスターの数) + (乗数レジスターの数) $\times 10^{-14}$ に対して行われ、何桁移動するかは R, L に続くギリシャ文字によって定まる。

R, L により例えば $\alpha + \beta \times \gamma \cdot 15^{\pm a}$ の様な計算は $\alpha + \beta \times \gamma LG$ とプログラムされ、乗算の結果出来る 28 桁のうちの任意の 14 桁を取り出すことが出来る。

プログラム RGI は次の様になる (R の代りに L を用いれば 10^{-a} の代りに 10^{+a})。

Character レジスター	入力レジスター	演算レジスター	累算レジスター	乗数レジスター	備考
R	$-$	m_1	m_3	m_2	RFF set
G	g	m_1	m_3	m_2	
[g	$(m_1 + m_2 \cdot 10^{-14}) \cdot 10^{-a}$ の上位 14 桁 = m_4	m_3	$(m_1 + m_2 \cdot 10^{-14}) \cdot 10^{-a}$ の下位 14 桁 = m_5	
$I=A$ ならば	m_4	m_4	m_3	m_5	R FF Reset
$I=BCD$ ならば	m_4	m_3	m_3	m_5	R FF Reset

(B)

(i) $+$ 加算

(ii) $-$ 減算

プログラム $+G_1 - G_2 I$

Character レジスター	入力レジスター	演算レジスター	累算レジスター	乗数レジスター	備考
$+$	$-$	m_1	m_1	$-$	+FF set
G_1	g_1	m_1	m_1	$-$	+FF Reset
$-$	g_1	$m_1 + g_1$	$m_1 + g_1$	$-$	+FF, -FF Reset
g_2	g_2	$m_1 + g_1$	$m_1 + g_1$	$-$	
$I (I=CD$ ならば)	g_2	$m_1 + g_1$	$m_1 + g_1$	$-$	+FF, -FF Reset

$+, -$ はこの外に数の正負符号として用いられ、 $++123$ は $+123$ として、 $+-123$ は -123 として計算を行う。又、 $\alpha \times -123$ の場合には $-\alpha \times 123$ として演算を行う。

(C)

(i) ? 演算レジスター掃零 (Clear) 後加算

? は数式の始まりを指示するもので、演算レジスター、累算レジスター及び $\times, \div, R, L, -FF$ を Reset し、 $+FF$ を Set する。

(ii) $()$ 括弧

数式の $()$ に相当する命令であるが、前側の $()$ はなく従って $\{ \{ (\dots) \dots \} \dots \}$ の様に前側の括弧が式の最前部に重なっているときは、プログラムの際に後側の括弧を $\dots \dots \dots \}$ とすれば式通りの計算を行うが、 $(\dots) + (\dots) + (\dots)$ の様な場合には $()$ の結果を一時、記憶装置に記憶させねばならない。

プログラム § $G_1+G_2 \times G_3$]

Character レジスター	入力 レジスター	演算 レジスター	累算 レジスター	乗数 レジスター	備考
§	—	—	—	—	+FF, ×FF set
G_3	g_3	g_1	g_1	g_2	×FF Reset
]	$g_2 \times g_3$	g_1	$g_1 + g_2$	—	+FF Reset
	$g_2 \times g_3$	$g_1 + g_2$	$g_1 + g_2$	—	+FF Reset
	m	m	m	m	

(iii) ? 印制

×, ÷, R, L, +, -FF の Set されているときはその演算を行い、累算レジスターに出て来た結果を正負符号及び 14 桁の 10 進数として印刷する。

(iv) 間隔

×, ÷, R, L, +, -FF の Set されているときはその演算を行い、これ等 FF を Reset する働きをもつもので主に調整の際に使用した。

(D)

(i) = 記憶

プログラム = G

Character レジスター	演算 レジスター	累算 レジスター	記憶装置 Address G	備考
=	×, ÷, R, L, +, -FF の内 Set されているものの演算を行う。			×, ÷, R, L, +, -FF Reset =FF Set =FF Reset
	m	m	—	
G	m	m	m	

(ii) → 飛越命令 (Control Transfer)

飛越命令は累算レジスターの内容によりブラグ制御の際の Address の変更、ブラグ、テープ読取機、鍵盤のいずれにより制御されるかを指定するに用いる。従って飛越命令は → 条件、Address の 3 部分よりなる。飛越条件としては累算レジスターの内容が 0, +, - の三通りあるが条件は +, -, 0 の如く二つの条件を重ねることが出来、+ の場合は無条件飛越になる。飛越先の Address の指定は第 1 ギリシャ字により機器の選択を行い第 2 Address によりブラグの Address を

指定する。

第一ギリシャ字によって指定される機器は次の通りである。

鍵盤 I κ
II λ
テープ読取機 I μ
II ν
ブラグ ε

(ブラグ Sequence Counter 変更せず)

ブラグ αβγδ

(ブラグ Sequence Counter 変更)

ブラグの Sequence Counter は 64 進法になっているため飛越先を指定するブラグの Address は 4 桁の第 1 ギリシャ字 αβγδ と 16 桁の第 2 ギリシャ字 αβγ...ω の組合せにより定まる。Address として ε 一字を使用するのは、例えばブラグ制御からテープ制御に移り、再びブラグ制御に帰る際、Sequence Counter に Set されている元の Address に戻る場合である。

例 1 → +μ

累算レジスターの内容が正ならばテープ読取機 I に制御を移せ。負ならば次の命令を行え。

例 2 → +ε

制御をブラグに移せ。但しブラグの Address は前に設定されているものを用いる。

例 3 → oαγ

累算レジスターの内容が 0 ならば制御をブラグの Address αγ に移せ。然らざるときは次の命令を行え。

(E)

(i) I' 無条件飛越命令 (Unconditional Control Transfer)

I' は → + と略同じ働きをするが → は Set された ×, ÷, R, L, +, - の演算を行った後に実行されるのに対し、I' は FF の Set に拘わらず ×, ÷, R, L, +, - を行わず飛越を行う。飛越先の Address の指定方法は → の場合と全く同じである。

(ii) 上段, 中段, 下段

(iii) 信号

上, 中, 下段はこの Character が来ると Print FF が直ちに Set され、以後の Character

はすべて Character レジスターより Print レジスターへと移され、印刷される。その間計算機の演算動作は停止される。これは“信号”が来るまで続き“信号”が Character レジスターに入ると Print FF は Reset され普通の演算状態に入る。

(F) Ω 入力レジスター帰零 (Clear)

数の入れ違いの場合等に数の入れ換えを行う為の命令で、この命令により入力レジスターは帰零される。

(G) J・√

この命令は現在使用していないが、将来浮動小数点の採用、平方根の組込等の際に使用する予定である。

28.2.5 印刷機能

印刷機の動作を制御する Character で次の 9 種類がある。

- (i) 上段 (iv) 改行 (vii) 繰出
- (ii) 中段 (v) 復帰 (viii) 抹消
- (iii) 下段 (vi) 信号 (ix) 間隔

このうち“復帰、改行”は印刷の際に、“繰出、抹消”はテープ鑽孔の時に使用する。“上, 中, 下段”は印刷の際の活字の指定に、“信号”はベルをならすのに用いる。

28.2.6 プログラム例

次に簡単なプログラムにより各レジスターの動作を例示する (但し計算機の扱ふ数は 3 桁とする)。

プログラム

§ 123 = α (入力数値 123 を記憶レジスター α に移せ。)

§ -456 = β (入力数値 -456 を記憶レジスター β に移せ。)

§ α + β × 789 × α = γ

(記憶レジスター β の内容に 789 を掛けて記憶レジスター α の内容を加え、その結果に α を掛けてその答を記憶装置 γ に入れよ。)

入力	入力レジスター	演算レジスター	累算レジスター	乗数レジスター	記憶レジスター	・ (β)	・ (γ)
§	—	.000	000	—	—	—	—
1	100	000	000	—	—	—	—
2	120	000	000	—	—	—	—

3	123	000	000	—	—	—	—
=	123	123	123	—	—	—	—
α	123	123	123	—	123	—	—
§	123	000	000	—	123	—	—
—	123	000	000	—	123	—	—
4	400	000	000	—	123	—	—
5	450	000	000	—	123	—	—
6	456	000	000	—	123	—	—
=	456	-456	-456	—	123	—	—
β	456	-456	-456	—	123	-456	—
§	456	000	000	—	123	-456	—
α	123	000	000	—	123	-456	—
+	123	123	123	—	123	-456	—
β	-456	123	123	—	123	-456	—
×	-456	123	123	-456	123	-456	—
7	700	123	123	-456	123	-456	—
8	780	123	123	-456	123	-456	—
9	789	123	123	-456	123	-456	—
]	-236	000	000	-784	123	-456	—
×	-236	000	000	-236	123	-456	—
α	123	000	000	-236	123	-456	—
=	-029	-029	-029	028	123	-456	—
γ	-029	-029	-029	028	123	-456	-029

[注] 本計算機では小数点が最上位にある。

-456 × 789 = -359784

123 - 359 = -236

上位桁 359 は演算レジスターへ入る。

下位桁 784 は乗数レジスターへ入る。

123 × (-236) = -029028

以上で PD 1516 の使用する数式プログラムの概要を説明した。数式プログラムは将来更に小数点を組込むことにより 12.3 + 2.34 の如き浮動小数点の計算機とすることが出来、また α + β = γ ··· F_i α × β = δ ··· F_j の如く式に番号を附することにより Subroutine の読み込み、飛越命令に於ける Address の自動的指定をなすことが出来るであろう。

28.3 パラメトロン回路

28.3.1 Excess-3 Code による演算方式

10 進数の表示方法としては Excess-3, Binary Decimal, 2 out of 5 等の種々の方式があるが、パラメトロンの特徴である 0 と 1 の変換が容易であることにより補数を作るのが簡単であること、それにより減算が簡単に行われることにより Excess-3 符号を採用した。

本計算機では数は Excess-3 符号の 10 進 1 桁に

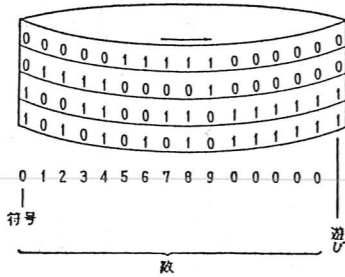


図 28-4

相当する 4 bit を並列に 16 Character を直列にし、16 Character のうちの 1 Character を正負符号に、正負符号を含む 15 Character を数に、残り 1 Character を遊びにしてある (図 28-4).

負数は 10 に対する真補数で表わすが正負の符号に 1 Character を使用しているの、正負符号の Character 0~4 のときは + を、5~9 のときは - の数を表わすことにより +4.99...9 より -5.00...0 迄を扱い得るが、印刷に際しては正負符号が 0~4 のときは + を、5~9 のときは - を印刷するので表面上は正負符号及び 10 進 14 桁の計算を行うことになる。

(i) 加算

Excess-3 符号の 2 数, $X = X_0 \cdot 10^0 + x_1 \cdot 10^{-1} + \dots + x_n \cdot 10^{-n}$ と $Y = y_0 \cdot 10^0 + y_1 \cdot 10^{-1} + \dots + y_n \cdot 10^{-n}$ を加算する際には x_i と y_i の 4 bit と下位の桁よりの Carry を 2 進法的に加算し上の桁への桁上があるときは 0011 を加算し、桁上げのないときは 0011 の補数 1101 を加算したものを Z_i とすれば、 $Z = z_0 \cdot 10^0 + z_1 \cdot 10^{-1} + \dots + z_n \cdot 10^{-n}$ が $X+Y$ に等しくなる。

(ii) 減算

減算は X を補数化回路を通して $\bar{X} = 9.99 \dots 9 - X$ を作り \bar{X} に Y を加算したものを $Z = X+Y$ を再び補数化回路を通すことにより得られる Z をもって答とすることにより行われる。即ち

$$Z = 9.99 \dots 9 - (Y + (9.99 \dots 9 - X)) = X - Y$$

(iii) 乗算

$X \times Y$ は X を v_i 回加算しては右桁移動することを $v_n \dots v_0$ 迄を繰返すことにより行われ、 Y が負のときは最後で X を減算す

ることにより正しい値を得る。

(iv) 除算

$X \div Y$ は始め (X の符号) \times (Y の符号) が正のときは減算をし、負のときは加算をし、引き過ぎ或は加え過ぎにより符号の変りを調べ、符号の変る一步手前で左桁移動を行うことを繰返し、桁移動から桁移動の間に行った減加算の数を Z_i とすれば $Z = 0.10^0 + z_1 \cdot 10^{-1} + \dots + z_n \cdot 10^{-n} = |X \div Y|$ になる。

28-3-2 レジスター回路

パラメトロンによる代表的なレジスター回路は図 28-5 に示される。

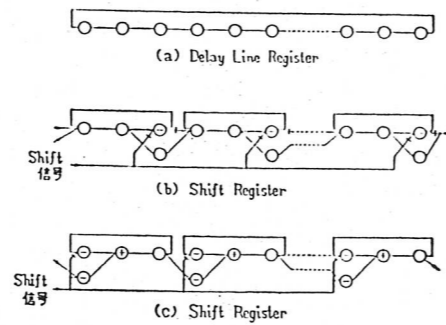


図 28-5

(a) は遅延回路を使用したレジスター、(b) (c) は Shift レジスターで左方より Shift 信号が入ったとき 1 bit Shift する回路である。本計算機では入力、演算、累算レジスターに (a) の型を乗数レジスターに (b) の型を使用している。

図 28-6 は演算レジスター、及び累算レジスターで共に 16 bit の遅延回路 4 Channel を基本とし、演算レジスターには Excess-3 加算器、減算回路 1, 2 及び桁移動回路が附属している。Excess-3 加算器はパラメトロン 2283, 2223, 1283, 1223 の 10 進数と、4933, 4923, 4913, 4903 の 10 進数を加算するもので、減算回路 1, 2 は共に 0 を 1 に、1 を 0 に変換する補数化回路で減算をするときに制御信号 Not 1, Not 2 を + にすることにより動作せしめる。又、減算回路 1 には制御信号 Clear を + にすることにより演算レジスターを帰零せしめる回路がついている。右桁移動は遅延回路を 1 bit 短くすることにより行い、左桁移動は遅延回路を 1 bit 長くすることにより行われ、共に R Shift, L Shift の信号が + になったとき動作する。

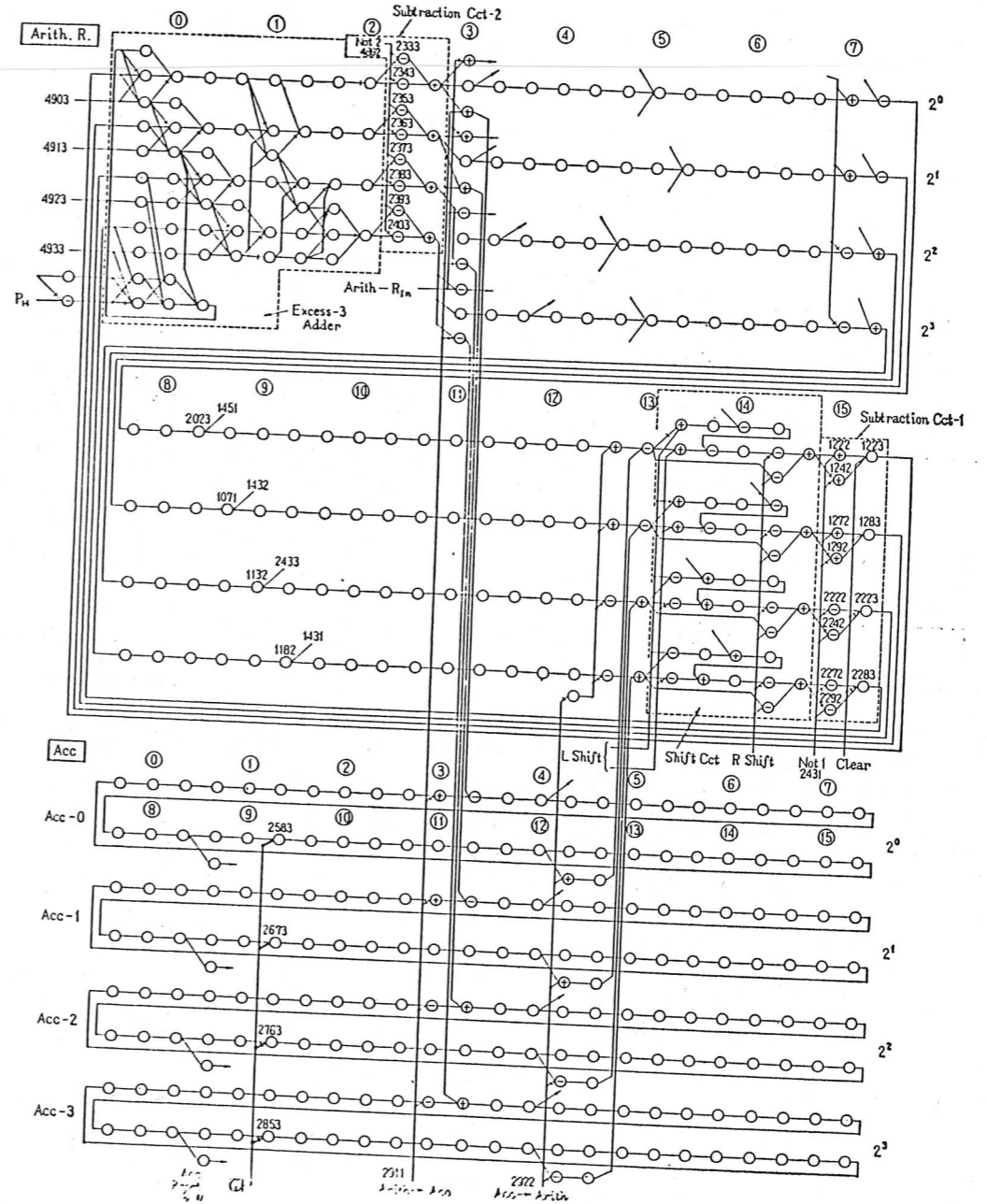


図 28-6

演算レジスターと累算レジスターの連結はパラメトロン 2911, 2922 により制御されるゲートによって行われ、通常 2911, 2922 共に - で、数は演算レジスター→累算レジスター→演算レジスターと循環することにより演算レジスターと累算レジスターの内容は等しく、2911, 2922 が + になるときは演算レジスターと累算レジスターの結合が切離され別個のレジスターとして働く。

図 28-6 左下方の図パラメトロンは通常発振せず、制御盤上の累算器掃蕩スイッチを打したとき + で発振するパラメトロンで、このパラメトロンが + で発振するとパラメトロン 2853, 2763, 2673, 2583 は 0011 となり、累算器は 0 になる。

注 図 28-5 以下パラメトロンは 3 拍励振を使用し、パラメトロンに付した番号のうち、最下位の桁はそのパラメトロンがどの拍に属しているかを指示している。

28-3-3 時間信号発生器及びブラウン管指示装置
本計算機は、前述の様に 16 bit の遅延回路で 1

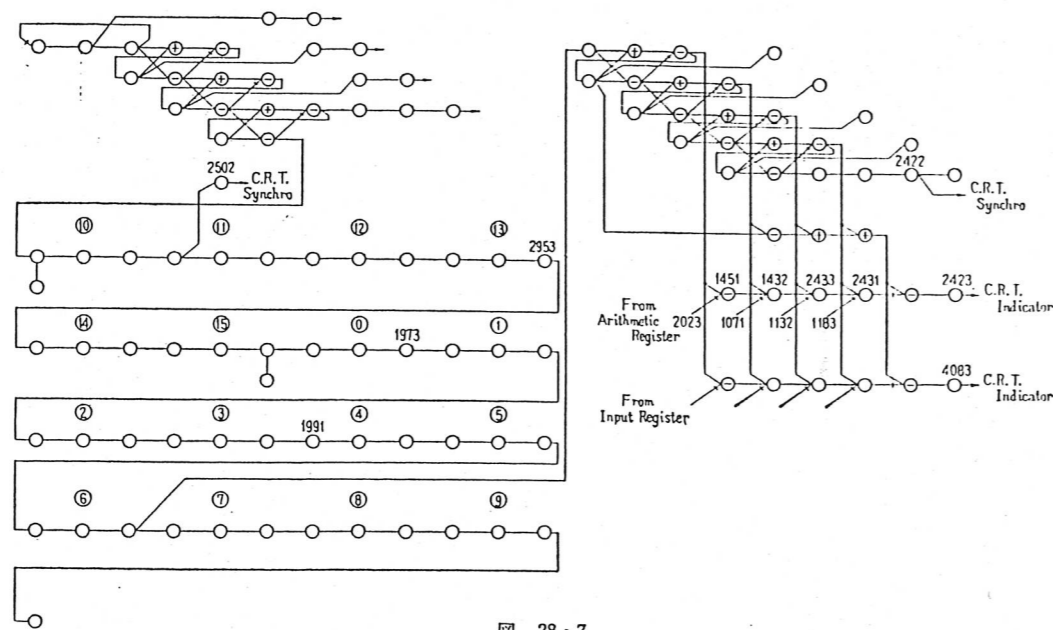


図 28-7

Word Cycle を作っており、1 Word Cycle のどの時期にあるかを知る為の信号を出す為の回路を図 28-7 の左半分に示す。

この回路は 16 bit に 1 回 Carry を出す計数回路と、この Carry を伝える遅延回路より成り、遅延回路のパラメトロンは常時 - になっており、1 Word Cycle に一度だけ + になりこの出力を適宜用いることにより、ゲートの開閉時期の指定及び各部の同期をとる。

図 28-7 の右半分の回路は図 28-8 (a) の如くブラウン管上にレジスターの内容を指示させる為の回路でレジスターの内容は輝点の数で表わされる。即ち

縦の輝点により 1 桁の数を表わし、これを横に 16 並べることによりレジスター内の 16 桁の内容を表わす。この装置の Block Diagram は図 28-8 (b) に、階段波発生回路は図 28-8 (c) に、各部の波形は図 28-8 (d) に示す。ブラウン管のビームは (b) に示す様に下から上にテレビジョン式に掃引する。

この掃引は鋸歯状波でもよいが、画面を鮮明にする為 X, Y 軸共に (c) 図の回路による階段波を使用している。この回路は V_1 が Cut off $U V_1$ の陽極が E Volt だけ + になると C_2 は $\frac{C_1}{C_1+C_2} E$ Volt に Charge され、階段波出力はカソードフォロワー V_4 より取

り出される。 V_2 は階段波を元に戻す為のブロッキングオツレーター用真空管、 V_3 は階段波の同期用真空管でパラメトロン 2502 が + になると V_3 のグリッドは + になり、 V_2 が働いて C_2 を放電させる。Y 軸の段階波も X 軸と略同じ回路で作られ、階段波形及び同期信号は (d) 図に示されている。

ブラウン管のグリッドにかけられる電圧は、時間信号によって 1 Word Cycle に 0001 ずつ加算される 2 進 4 桁の計数回路と、この計数回路の出力とレジスターの出力を比較し (計数回路の数字) \leq (レジスター回路の数字) のときは + に、それ以外の場合は - になる比較回路の出力を定数出力と重ねて整

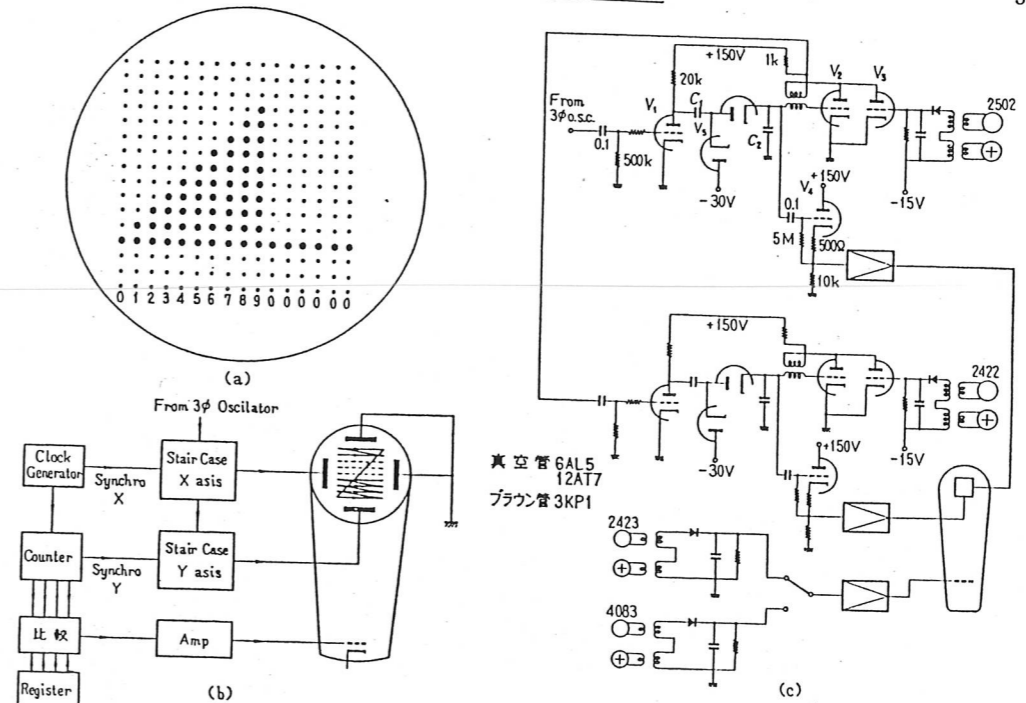


図 28-8

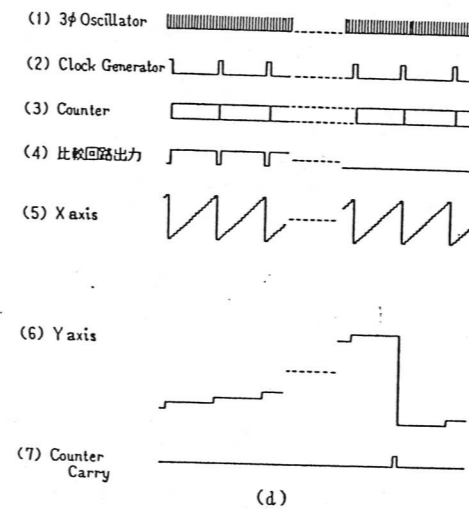


図 28-8

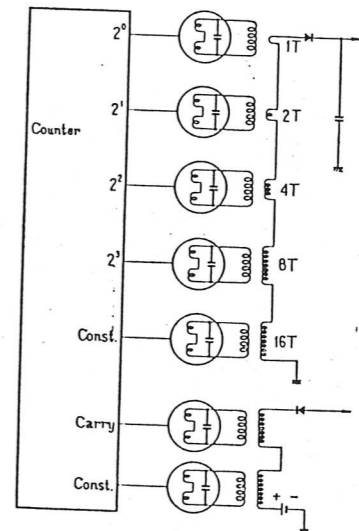


図 28-9

流することにより得られる。このパラメトロン回路は図 28-7 に示され、上記出力を計数回路が 0010 より小であるときは比較回路出力を - にする回路が附属しているので、レジスターに 0123456789000000

があるときは、比較回路出力は (d) 図 (4) の様になり、ブラウン管上には (a) 図の様に輝点が出る。比較回路を各レジスターに設け、この出力を切換えることにより各レジスターの内容を簡単に指示出来、

図 28.7 では入力レジスターと演算レジスターを指示させる回路を示している。

図 28.9 は階段波発生器の別の方法で、2進计数器の出力のパラメトロンのトランスに各々 1, 2, 4, 8 回巻いた線輪と定数パラメトロンを組合せることにより高周波で電圧加算を行うと、二極管への入力に階段的振巾をもった高周波になるので、これを整流すると階段波が得られる。この方法は単に階段波の作成のみでなく一般に Digital のパラメトロン出力を Analogue の電圧出力に直すのに直効であり、且つ巻線の数を変えることにより種々の事が出来る。

又図 28.9 の回路を使用するときは、階段波の放電は計数回路が Carry を出すとき、高周波高電圧を発生する回路を使用すれば殆んど瞬間的に放電し、きれいな階段波を得ることが出来る。3 拍励振のパラメトロンより短形波等を得るとき、パラメトロン出力の整流波形を直線にする為、時定数を長くすることが望ましくない場合は、この様に充電、放電を別々に行わせると都合がよい。

28.3.4 入力回路

外部よりパラメトロンへの入力としては直流又は低周波電流を用いることが多いが、入力直流電流の符号によりパラメトロンの発振位相を制御する方法と、パラメトロンの発振停止を制御する方法との 2 方法がある。図 28.10 (a) (b) は前者の回路例、(c) (d) は後者の回路例である。(a) に於てパラメトロン発振周波数 f の電流の流れる巻線と互いに逆向きに

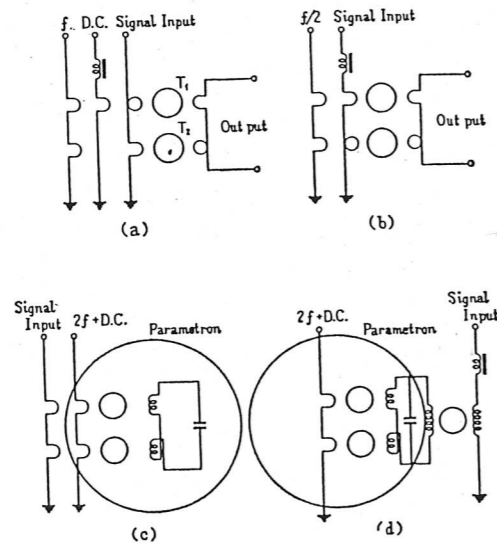


図 28.10

に結合する出力線輪をもつ 2 箇の磁心を用い、更にこの磁心に直流線輪と信号入力線輪を巻き T_1, T_2 のうちいずれか一方の磁心を飽和させることにより + 又は - の位相の出力を得ることが出来る。

(b) は磁心に巻回した巻線に $f/2$ の電流と直流電流を流すとき磁心の非直線性により出力巻線に f の周波数の電圧が生ずることを利用したものである。(a) (b) は略信号入力の大いさに比例する出力電圧を得ることが出来るが、磁心の履歴特性があるから微小信号で使用するときには注意を要する。

(c) は信号入力巻線に直流電流を流し、パラメトロンバイアス用直流電流を変化せしめてパラメトロンの発振を制御するもので、直流バイアス電流が変化するとパラメトロンは発振を停止する。

(d) はパラメトロンに可変インダクタンスを負荷せしめ、信号入力より直流を流すとき負荷インダクタンスが小になり、同調が外れてパラメトロンが発振停止をすることを利用したもので本計算機の手動スイッチ部分は大部分本方式によってパラメトロンを制御している (例えば累算レジスター帰零回路の図はこの型式のパラメトロンを示している)。

図 28.11 は三重平衡変調器 (T.B.M.) を入力回路に使用した例である。三重平衡変調器は 4 箇の磁心に巻かれた、各直交する 4 本の線輪を用い、うち 3 本の巻線を入力に、1 本を出力とするものでその略記号は (b) の如くで、1 箇の菱型とその角より出る 4 箇の線により 4 本の巻線を表わす (このうち 1 本の入力に定数パラメトロンよりの電流が入るときは

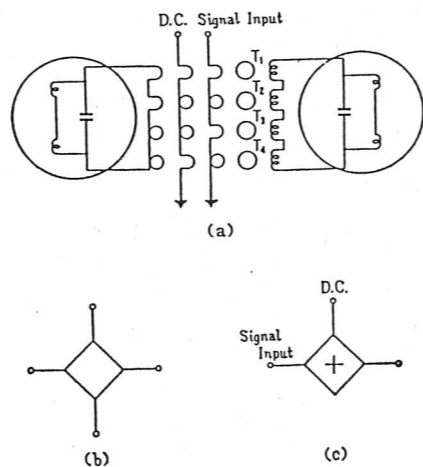


図 28.11

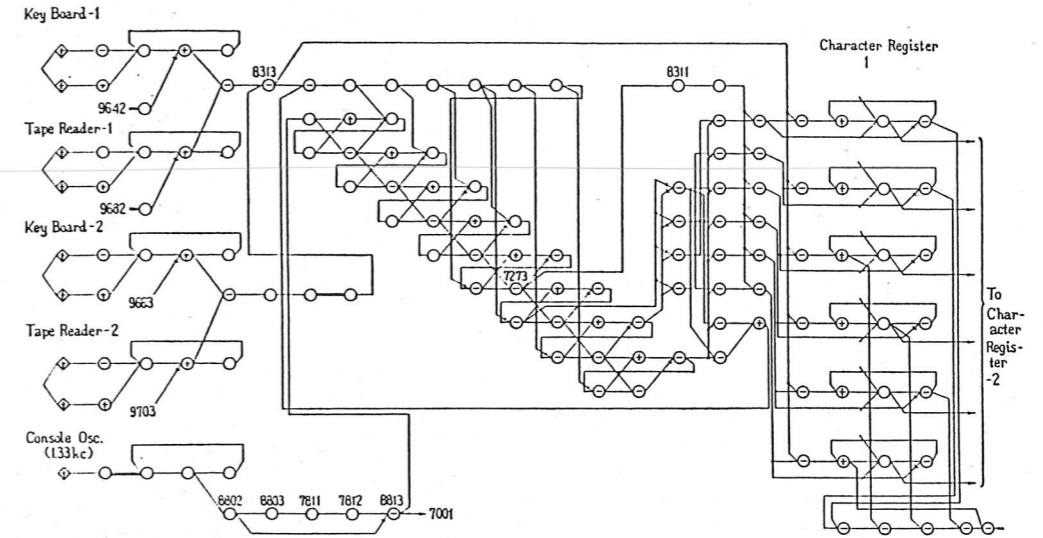


図 28.12

(c) の如く \diamond の中に + を書く。これを入力回路として用いる際は、(a) 図の如く入力線の 1 本にパラメトロンの電流を、1 本に直流バイアス電流を、1 本に信号入力電流を流すと信号入力の符号により磁心 T_1, T_2 又は T_3, T_4 のいずれか一方の組が飽和する為、出力は + 又は - の位相を持った周波数 f の電圧になる。

本計算機では鍵盤、テープ読取機等の入力に三重平衡変調器を用いている。

本計算機の入力は印刷電信用機器を使用しており、図 28.12 は頁式印刷機鍵盤、テープ読取機よりの直列信号を並列に直して Character レジスター 1 に入れる回路である。鍵盤 1, 2、テープ読取機 1, 2 より入る直流入力はいずれも三重平衡変調器で周波数 f の信号に変換され、各フリップフロップで受けられる。

このフリップフロップは制御信号 9642, 9682, 9663, 9703 の働きにより 4 箇のフリップフロップのうち指定された 1 箇のみが自由に +, - になり得、他の 3 箇は常に + になっている。

入力信号は図 28.13 (1) の如く 24 m.s. の長さの 8 単位の + 又は - の信号であり、このうち始と終の 2 単位は Start, Stop の信号で常に - 及び + の信号である。この 2 単位を除く 6 単位が Character を指定する信号で、停止時には入力信号は + の電流で入力信号が - になると入力回路は動作を開始し、各単位信号の中央で信号を Sample する為 Start

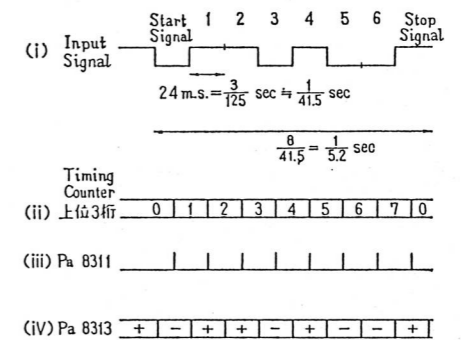


図 28.13

信号が始まってから 36 m.s. 後に Sampling 用の第 1 パルス以下 24 m.s. 毎に Sampling パルスを出す必要がある。この為本計算機では、1.33 kc の発振出力を三重平衡変調器及び微分回路 (8802 ~ 8813) に入れ、その出力 (8813) を $2^5=32$ の计数器により周波数を落すことにより作られる 24 m.s. の間隔をおく出力パルス (7273, 8311) を更に $2^3=8$ の计数器に入れ、どの単位にあるかを指示せしめる。 2^5 の计数器は停止時には、01111 に Reset し Start 信号の到来と共に Reset を解除し计数器を動かすことにより、Start 信号が来てから 12 m.s., 36 m.s. の間に於て Sampling パルスが出るから、これと 2^5 の计数器の出力をゲート制御信号として用いることにより、入力信号を 6 単位の Character レジスター 1 に入れることが出来る。

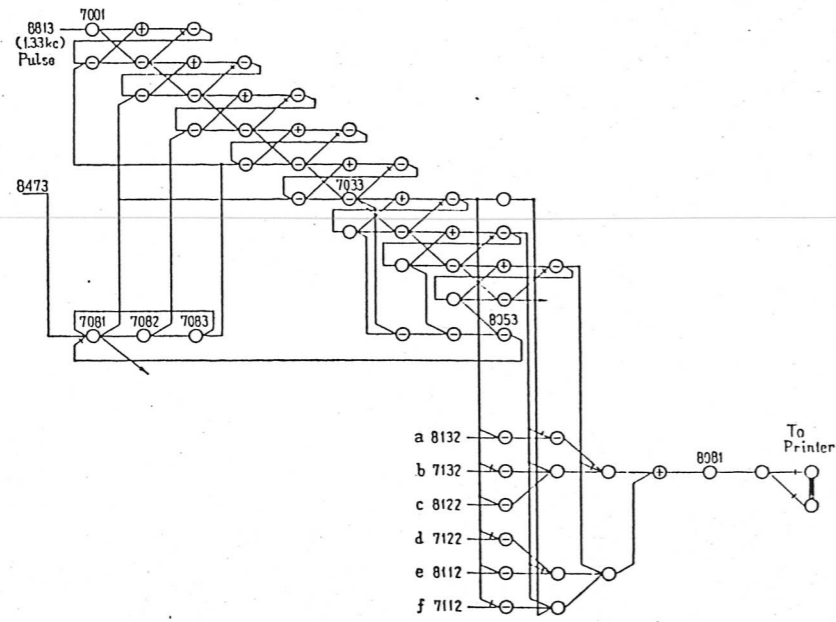


図 28-14

28-3-5 出力回路

計算した結果は Coder を通して印刷電信用符号に直され、6ケのパラメトロン 8132, 7132, 8122, 7122, 8112, 7112 に1桁ずつ出て来る。

出力回路は入力回路とは逆にこの並列信号を1単位 24 m.s. の時間を持つ直列信号に直し、更に出力の始めと終りに Start, Stop 信号を附する回路で図 28-14 に示される。図 28-14 上部は入力回路と同じく 1.33 kc パルス を $2^3=32$ 計数器に入れることにより 24 m.s. の時間間隔をもつパルスを作り、更に $2^3=8$ の計数器で 1 Character のどの単位にあるかを指示せしめる。フリップフロップ 7081, 7082, 7083 はこの計算器の Reset-Start を制御するもので、フリップフロップが - であるときは計数器はリセットされパラメトロン 8473 が + になり、フリップフロップが + になると初めて計数を開始し、 2^3 計数器は 0, 1, 2, ... 7 と変って行き、7 になるとパラメトロン 8053 より + 信号が出てフリップフロップは - になる。この時間的關係は図 28-15 に示されている。

図 28-14 の下側の回路は左方 6 Character の入力 a, b, c, d, e, f を 2^3 計数器の制御下に順次選択し、更に Start-Stop 信号を附してパラメトロン 8081 へと出す回路で、この様に複数箇の Channel より

1 Channel を選択する回路を Parametron Tree と名付ける。Parametron Tree の出力は定数パラメトロンと重ねて整流され 2 本の 50C5 のグリッドに加えることにより印刷機の電磁石を制御する。

図 28-16 は Parametron Tree の他の例で、(a) では $X_0 X_1 \dots X_{15}$ の 16 Channel の信号は $P_0 P_1 \dots P_{20}$ でゲートされて寄せ集められ $d_0+2d_1+4d_1+8d_1$ 番目の Channel が P_{20} より出力として取出される。図 28-16(b) は Parametron Tree の最も簡単な例で、 $X_0 X_1 X_2$ の 3 Channel の信号を C_0, C_1 により選択し P_0 より選択された出力を出す回路で C_0, C_1 が 00 のときは X_0 が、10 のときは X_1 が、01 のときは X_2 が選択される。

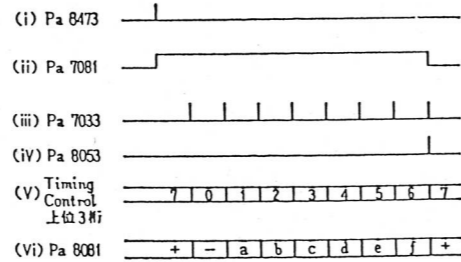


図 28-15

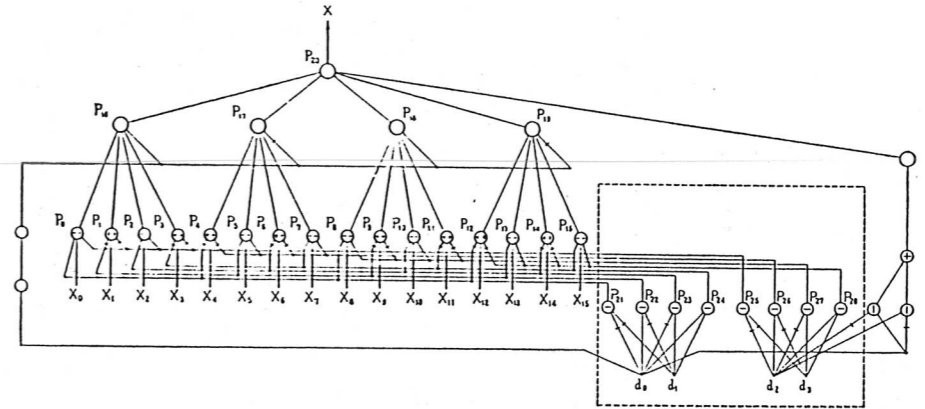


図 28-16 (a)

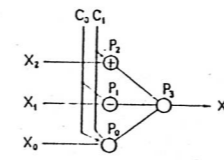


図 28-16 (b)

28-3-6 制御回路

制御回路は、使用されたパラメトロン個数は比較的少いが多数のフリップフロップ、計数器、比較回路の組合せの為、本計算機の回路としては最も複雑な部分で、図28-17は数式プログラムを行う為に必要な命令の順序づけを行う回路である。

図 28-17 左上部より $\times, \div, R, L, +, \text{Sign}, -$ の7箇のフリップフロップは各々それに相当する Character が Character レジスターから Decoder を経てフリップフロップのセット回路につながりパラメトロン 8941 より演算終了パルスが来るとセットされる。Sign FF は +, - が連続して来るときは最初の +, - 以外は後に続く数の符号と見做す為の

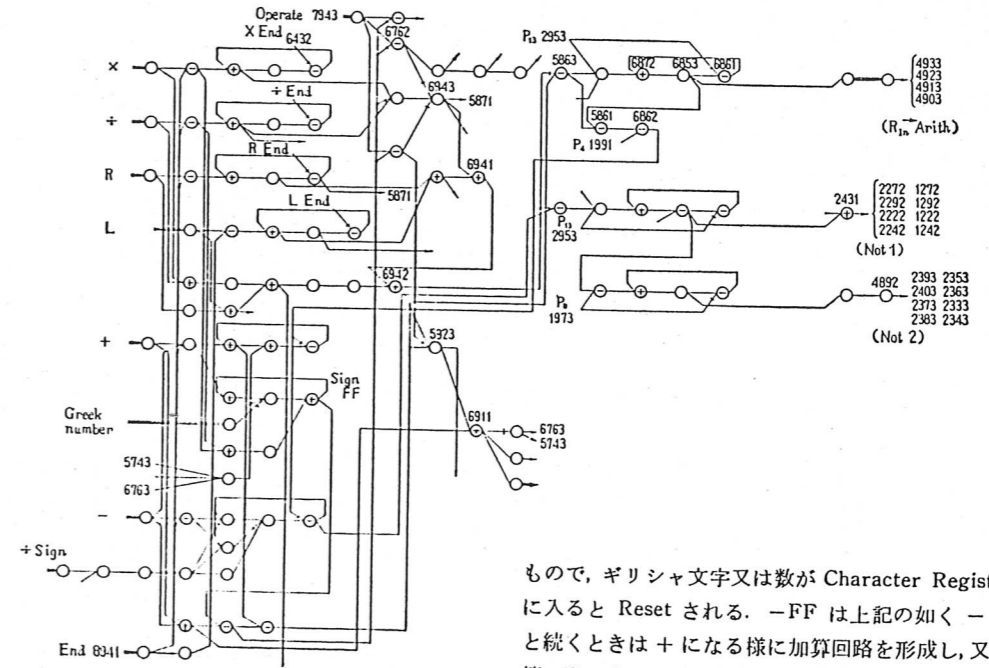


図 28-17

もので、ギリシャ文字又は数が Character Register に入ると Reset される。-FF は上記の如く - と続くときは + になる様に加算回路を形成し、又除算の際の商が負のときもこの加算回路が働く様にしてある。Character Register に入る Character が

A, B, C, D の Class の命令であるときはパラメトロン 7943 の Operate 信号が + になり、この Character が数の正負符号でないときは 7943-6762-6943-6941-6942-5923-6911 の回路を Operate 信号が伝わる。

この信号は各フリップフロップがセットされていると途中で抑制され、それ以上先に進まない。例えば ×FF がセットされていれば Operate 信号は 6762 迄しか伝わらない。6762 の出力は × の制御回路に連っているから先づ乗算が行われ、乗算が終了とパラメトロン 6432 が + になり ×FF はリセットされる。×FF がリセットされると Operate 信号は上記回路を伝わり、次にセットされているフリップフロップの所で止り、そのフリップフロップの演算を行う。例えば +FF がセットされているときは Operate 信号は 6942 迄しか伝わらない。

6942 の出力は 5863 で +FF の出力をゲートし、更に同期用パルス 2953 をゲートして 6872, 6853, 6861 のフリップフロップをセットする。このフリップフロップの出力は入力レジスターから演算レジスターへのゲートを開きここに加算を行わしめる。一方このフリップフロップの他の出力は 5861, 6862 を通して +FF をリセットしてここで加算が終了ことになる。

この様にして ×, ÷, R, L, +, - の順に演算を行ってはフリップフロップをリセットし、Character レジスターに入っている命令の準位より若いものが終

ると、演算終了のパルスを出しその Character を各フリップフロップにセットする。もし Character レジスターの内容が (C) (D) Class であれば Operate 信号が 6911 迄伝わって後、それに相当する演算を行って終了パルスを出す。

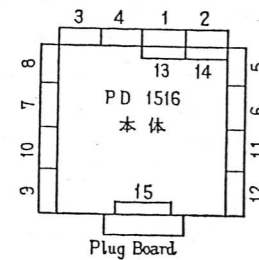
又、Character レジスターの内容が (E) (F) Class であれば Operate 信号を出さずに直ちにそれに必要な演算を行う。図 28-17 にはこの外に減算の際に Not ゲートを開く為の制御回路を示してある。乗除算の制御回路、Corder, Decoder, プラグ盤制御回路等は今迄述べて来た回路の組合せに過ぎないので詳細の回路は省略する。

28-3-7 パラメトロン

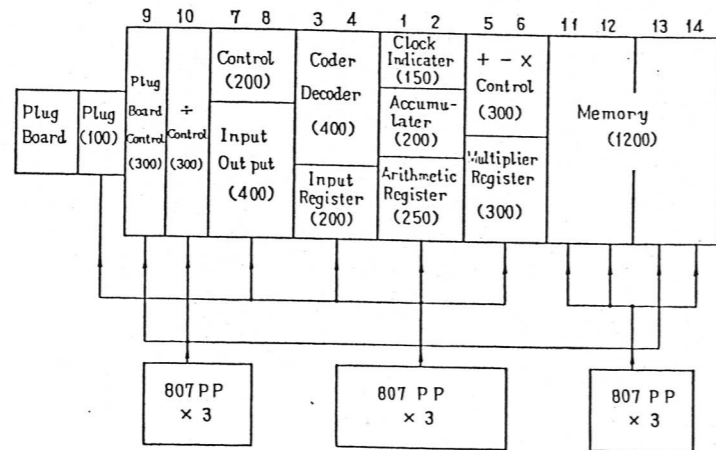
本計算機に使用したパラメトロンは、日本電子測器製の直流バイアス電流 1A, 高周波励振電流 2.2 Mc, 0.8A~1A のもので、使用総数 4,300 箇の概略の内訳及び配置は図 28-18 に示されている。

図 28-18 (a) の上側の枠はパラメトロンを取付ける枠を示し、上部の番号は枠の番号を、枠内の括弧の中はパラメトロンの個数である。

このパラメトロンは図 28-17 (b) の如く、計算機本体の外壁に 3,600 箇、内壁に 600 箇、前面プラグ盤裏面に 100 箇取付けられている。このパラメトロンを励振する為の高周波電源は 807 パラレルプッシュ 3 台により 2,500 箇のパラメトロンを、807 プッシュ 6 台により残り 1,800 箇のパラメトロンを励振している。所要電力は全部で約 2.5 KVA であるが、



(b)



(a)

図 28-18

現在製作中の D 型パラメトロン (パラメトロン磁心の一部を削り取り低電力で働く様にしたパラメトロン) を使用することにより、所要電力を大巾に減少し得る予定である。

以上パラメトロン計算機 PD1516 のプログラム方式、パラメトロン回路について述べて来たが、最後に本計算機の製造に当り種々の御支援、御激励を賜った各方面の方々に厚く感謝の意を表する次第である。